

一橋大学 21 世紀 COE プログラム
「知識・企業・イノベーションのダイナミクス」
大河内賞ケース研究プロジェクト

NEC
大容量 DRAM 用 HSG-Si キャパシタの開発と実用化

坂本雅明

2007 年 9 月

CASE#07-07

本ケースは、一橋大学 21 世紀 COE プログラム「知識・企業・イノベーションのダイナミクス」から経費の支給を受けて進められている、「大河内賞ケース研究プロジェクト」の研究成果のひとつである。このプロジェクトは、大河内賞を受賞した業績について事例分析を行うもので、(財)大河内記念会と受賞企業のご協力をえながら、技術革新の概要やその開発過程、事業化の経緯や成果などを分析している。事例研究を積み重ねて、日本の主要なイノベーションのケース・データを蓄積するとともに、ケース横断的な比較分析を行い、日本企業のイノベーション活動の特徴や課題を探り出すことを目指している(詳細は <http://www.iir.hit-u.ac.jp/research/21COE.html> を参照のこと)。本プロジェクトを進めるに際して、(財)大河内記念会より多大なご支援・ご協力をいただいております、心よりお礼を申し上げます。

一橋大学

文部科学省 21 世紀 COE プログラム

「知識・企業・イノベーションのダイナミクス」

大河内賞ケース研究プロジェクト

NEC 大容量 DRAM 用 HSG-Si キャパシタの開発と実用化

坂本雅明

2007 年 9 月 28 日

本ケースは、坂本雅明（株式会社富士ゼロックス総合教育研究所主任研究員、東京工業大学大学院イノベーションマネジメント研究科博士後期課程）が、生稲史彦（文京学院大学経営学部専任講師）の協力と武石彰（一橋大学イノベーション研究センター教授）のアドバイスのもとで執筆したものである。本ケースを作成するにあたっては、後掲の参考文献のほかに、辰巳徹氏（日本電気株式会社中央研究所システムデバイス研究所主席研究員）の講演（2005/8/5）、インタビュー（2006/3/21、2006/6/17）及び数回にわたるメールベースの質疑応答、渡辺啓仁氏（日本電気株式会社中央研究所システムデバイス研究所研究部長）へのインタビュー（2007/3/12）を参考にしている。また、当時の関係者に対して辰巳氏より間接的にインタビューをしていただいた。当方と NEC との窓口としては、NEC 知的資産 R&D 企画本部の大平奈々氏、丹文字氏に様々なご調整をいただいた。お忙しいお時間を割いて協力いただいた NEC の方々に深く感謝する。なお、所属、役職はインタビュー当時のものである。また、中馬宏之氏（一橋大学イノベーション研究センター教授）から大変貴重なコメントをいただいた。感謝の意を表したい。本プロジェクトのコーディネーターである藤井由紀子氏にも感謝する。

本ケースの内容、主張、解釈はケース執筆者によるものであり、NEC の意見を代表するものではないことを注意されたい。もちろん、本ケースに含まれるいかなる誤りもケース執筆者に帰されるものである。本ケースの記述は企業経営や技術開発の巧拙を示すことを目的としたものでなく、分析ならびにクラス討議上の視点と資料を提供するために作成されたものである。また本ケースの内容は全てケース執筆時点におけるものであり、その後起きたことは含まれない。著者の許可なく複製・転載・引用を行なうことを禁ずる。

内容

はじめに	2
1. キャパシタに関する基礎知識	3
1.1 キャパシタの機能と課題.....	3
1.2 キャパシタ容量確保の方法.....	4
1.3 HSG-Siキャパシタとは.....	5
2. 当時のNECにおける半導体事業	7
2.1 HSG-Si開発当時の半導体事業体制	7
2.2 HSG-Si開発当時の研究開発体制	8
3. NECにおけるHSG-Siキャパシタの研究開発と実用化	11
3.1 第1期：基礎研究段階（1989～1992）	11
3.2 第2期：フィーシビリティ確認段階（1992～1994）	16
3.3 第3期：量産化・歩留まり向上段階（1995～1996）	19
4. 結び：HSG-Siキャパシタの革新の成果と背景.....	23
4.1 HSG-Siキャパシタの事業成果.....	23
4.2 HSG-Siキャパシタの背景と教訓.....	23
付録.....	26
付録1 NECの半導体事業	26
付録2 NECにおける主要な半導体開発	28
図表.....	30
図1 キャパシタ容量確保の2つの方法	30
図2 HSG-Siキャパシタの写真.....	31
図3 結晶成長の温度範囲	32
図4 HSG-Siキャパシタの工程フロー	33
図5 1990年代前半のNECの組織体制	34
表1 年表.....	35
図6 Si-MBEによるHSG-Si成長メカニズム	37
図7 量産機の開発.....	38
図8 HSG-Siキャパシタの普及状況	39
参考文献	40

はじめに

今日のような高度情報化社会の実現に半導体メモリが大きな牽引役を果たしてきたことに疑いの余地はない。半導体メモリの中でも情報の書き込み及び読み出しを自由に行える大容量メモリとして多用されているのが DRAM(ダイナミック型ランダムアクセスメモリ)である。DRAM をめぐる技術進歩の歴史は、素子の微細化を追求し続けてきた歴史であった。

微細化の進展を可能とした主要技術の一つがキャパシタ技術である。日本電気株式会社(以下、NEC)では 1989 年から、後に HSG-Si (Hemi-spherical grained poly-Si) と呼ばれるようになるキャパシタの研究開発に取り掛かり、1996 年には 64MbDRAM 製品への応用に成功した。HSG-Si キャパシタ技術を DRAM 製品に適用することによって、チップ面積の小さい低電力 DRAM を早期に開発できるようになった。2001 年ごろまでに国内外の半導体メーカーの 7 割が HSG-Si キャパシタを採用するまでになり、DRAM 業界に多大な貢献をすることになった。その貢献が認められ、2002 年度大河内記念賞が贈られるに至った。

この革新的な技術をいかに実現していったのか、その開発から事業化までの過程をたどってみたい。

1. キャパシタに関する基礎知識

1.1 キャパシタの機能と課題

DRAM では情報の記憶が電荷の蓄積・放電によって行われるが、その情報電荷を蓄える機能を担うのがキャパシタ（別名、コンデンサー）である。

DRAMは、記憶セルが整然と並んだメモリアレイ部、その周辺に配置され記憶セルへの信号を出し入れする周辺回路、そしてチップ外と信号をやり取りするボンディングパッドから構成される。記憶セルは1ビット情報単位である。例えば1MbDRAMであれば約百万個の記憶セルが、1GbDRAMであれば約十億個の記憶セルが、一つのチップ上に配列されることになる¹。そして、この記憶セルは、電荷を蓄えるキャパシタ1つと、スイッチの役目を持つMOSトランジスタ1つから構成される。キャパシタに電荷が貯まっていれば1、貯まっていなければ0となる。

キャパシタに蓄えられた電荷は時間とともに減少し、放っておくと一定時間で放電しきって情報を失ってしまう。そのため一定時間毎に記憶保持のための再書き込みをしなければならない。これをリフレッシュ動作という。しかしながら、リフレッシュ動作のたびに、追加的に電力が消費されることになる。

キャパシタ容量を増加できればリフレッシュの頻度を減少でき、消費電力を低減することが可能になる。そのためには、単純に考えればキャパシタを大きくすればよい。キャパシタの蓄電容量はキャパシタ電極面積に比例するからである。しかしながら、キャパシタを大きくできない理由があった。限られた面積の中により多くの記憶セルを配列させなければならぬため、キャパシタには専有面積の縮小が課せられていたのである。従って、キャパシタ部の専有面積を縮小しながらもキャパシタ電極面積を確保する必要があった。

キャパシタはDRAMの中で「ただ一つスケールリング則に従わない部分」といわれている。スケールリング則とは、素子設計寸法の比例縮小によって集積度と性能の向上が図れることを示すルールであり、1974年にIBMのデナード（Dennard）らが提唱した。具体的には、デバイスの寸法（スケール）が小さくなれば、データ処理速度の向上、電源電圧の低減、不純物濃度の縮小などのメリットが比例して生じるというものである²。しかし、キャパシ

¹ 実際は、製造不良に備えて予備の記憶セルを持つことになるので、この数量より多くなる。

² 一例として、データ処理速度の向上に関して説明する。集積回路の基板には、ソース、ドレイン、ゲートという3つの電極があり、電子はソースとドレインの間を移動する。その量は、ゲートにかけられた電圧に応じて変化する。トランジスタ間をつなぐ配線を細くすることができれば、ソースとドレインとの距離を近づけることができる。線の幅が半分になれば、面積はその二乗である4分の1に縮小する。つまり、集積度は4倍になる。また、トランジスタの動作速度は、ドレインからソースへと電流が移動する時間で

タはその数少ない例外であり、スケールが小さくなくても最低限必要となる電荷の量が変わることはないのである。

1.2 キャパシタ容量確保の方法

このような背景から、キャパシタの専有面積を縮小しつつも、蓄電容量を増加させる方法が研究されてきた。そのためのアプローチ方法は3種類に分かれる。蓄電容量をC、比誘電率³、膜厚、電極表面積をそれぞれ ϵ_r 、 d 、 S とすると、キャパシタの蓄電容量は以下の式で表すことができる。

$$C = \epsilon_r \epsilon_0 \frac{S}{d}$$

この式からも分かるように、蓄電容量を増加させるためには、比誘電率を高めるか、表面積を増やすか、膜厚を薄くすればよい。しかしながら、1M ビットを越えると、膜厚を薄くする方法で容量を確保することが困難になってきた。そのため、電極表面積の向上、あるいは比誘電率の向上を目指した研究が中心となっていた。

80年代半ばまでの256KbDRAMの時代まではプレーナ(平面)型のみであったが、電極表面積を増やすために、電極を三次元化するための技術開発が進められていった。例えば、表面だけでなく側面も使用するスタックや基板の中に深く埋め込むトレンチなどである。スタックは言わば平屋の家屋を高層階化するようなものであり、トレンチは地下室を利用するようなものである。さらにはスタックから発展し、内側も利用するシリンドーやヒレをつけるフィンなども研究されていた(図1)。

NECでもスタック、トレンチの研究を進めていた。しかし、いずれの方法でも歩留まり等での問題を抱えていたため⁴、プラスアルファの技術が求められていた。

他方、比誘電率を高めるために絶縁材料の開発が進められていた。そのため、1980年代当時に開発が進められていたSiO₂、Si₃N₄に替わる絶縁材料として、Ta₂O₅、BST、PLZTな

決まる。線の幅が短くなれば、電子の移動距離も短くなり、その結果、動作速度も向上することになる。

³ 真空状態の誘電率(ϵ_0)を1としたときの媒質の割合。 ϵ_0 とは真空状態で電子が相互に及ぼす力(クーロン力)の定数であり、比誘電率とは ϵ_0 との比である。比誘電率の値が大きいほどたくさんの電気をためることができる。絶縁体ほどこの値が大きくなる。

⁴ 一般例として述べると、スタック型はセルと周辺回路の間に大きな段差が生じるため蓄電容量が不足しがちで出力電圧が小さいという欠点があった。一方のトレンチ型は、回路線幅が微細になるにつれてワード線とワード線の間に電極用の穴を掘るためのスペースが確保しにくくなり、セル間の相互干渉を起こしやすいという欠点があった。

ど⁵を使用する可能性が研究されていた⁶ (図1)。これらセラミックス系の高誘電率絶縁膜は比誘電率の大幅向上が期待されていた。

NECにおいても絶縁材料の研究が進められていた。Ta₂O₅に関しては実用化を意識して積極的に検討を進めていたが、80年代末時点では一世代しか使うことができない程度の容量増加効果しか得られなかったため、すぐに実用化を考えるまでには至っていなかった。また、BSTやPLZTといった高誘電体膜に関しては中央研究所が中心となり材料開発を行い、デバイス適用評価を進めていた。しかし、新材料(電極や絶縁膜)を多数導入する必要があり、実用化に向けて乗り越えなければならない課題が多く存在した。このため、もっとシンプルな方法での代替が望まれていた。

1.3 HSG-Si キャパシタとは

NECが開発に成功したHSG-Siキャパシタはスタック、トレンチと同様に表面積を向上させる技術の一種であり、主にスタックとの組合せで活用される(図2)。

スタックの場合は、表面積を増加させようとする、同時に体積も増加することを余儀なくされる。それに対し、HSG-Siキャパシタの場合は表面に凹凸を形成することで単位体積当りの表面積を増加できることが画期的な点である。研究過程では、単位当りの表面積は2.2倍増加することが確認されている。

凹凸が形成されるメカニズムはこうである。清浄な表面を持つアモルファスSi(非晶質シリコン)⁷を真空中で加熱することによって、Si原子が表面で核形成を起こす。この核を中心にアモルファスSi表面の原子が移動(結晶成長)し、表面にマッシュルーム形状のポリSiが生じる。このような現象を応用し、キャパシタ電極であるアモルファスSiの表面に、マイクロな半球状のポリSi(多結晶シリコン)グレイン⁸を形成するというものである。

しかしながら、このような現象を応用することは容易ではなかった。まず、結晶成長は極めて限られた温度範囲でしか起こらないため(図3)、成長温度を厳密に制御しなければならない。さらには、形成される凹凸の分布を一様にするためには、粒径の制御、粒径の

⁵ SiO₂: 二酸化ケイ素。Si₃N₄: 窒化ケイ素。Ta₂O₅: タンタルペンタオキサイド。BST: バリウムストロンチウムチタン。PLZT: ランタン・ドープジルコン酸チタン酸鉛のことで、鉛(Pb)・ランタン(La)・ジルコン(Zr)・チタン(Ti)を含む酸化物セラミックス。

⁶ 業界全般の動向として、1980年頃まではキャパシタ絶縁膜としてSiO₂、Si₃N₄が用いられていた。その後1990年頃まではSi₃N₄が主に用いられるようになった。そして2000年ごろによくTa₂O₅やAl₂O₃(酸化アルミニウム)が使用されるようになった。

⁷ 「アモルファス」とは、非結晶構造状態を表す言葉。原子配列が規則的な結晶Siとは異なり、アモルファスSiでは原子が不規則に配列されている。

⁸ 「小さな粒状のもの」という意味。

均一化が必要であるが、そのためには核形成を人為的に制御できなければならなかった。また、工場で製造することを考えるとアモルファス Si 堆積後、加熱する前に一度大気中に出さなければならないが、一度大気に触れてしまうと加熱しても凹凸が形成されないという問題もあった。

しかし NEC では、このような様々な問題を克服する方法を開発し、再現性の高い工程フローを完成させた（図 4）。この技術は、やがて DRAM メーカーの 7 割が採用するという世界的な標準になった。以下で、着想から開発、そして事業化にいたる一連の流れを辿っていく。

2. 当時のNECにおける半導体事業⁹

NEC がどのようにして HSG-Si キャパシタを開発していったのかを記述するのが本ケースの目的だが、その過程を辿っていく上で前提となる、当時の NEC の半導体をめぐる事業体制および研究開発体制をここでみておきたい(図5)。

2.1 HSG-Si 開発当時の半導体事業体制

<製品事業部・販売事業部>

NECの半導体事業ライン¹⁰は、長らくの間、第一LSI事業部と第二LSI事業部という体制が続いていた。第一LSI事業部はメモリを担当しており、第二LSI事業部はロジック¹¹を担当していた。この体制が、半導体事業の発展に伴い、1990年前後までに、製品別の複数の事業部に再編されることになった。第一LSI事業部の主な部分はメモリ事業部に、第二LSI事業部の主な部分はマイクロコンピュータ事業部、及び化合物半導体事業部に引き継がれた。これら事業部は、販売事業部やマーケティング部門と連携して事業計画、生産計画を立案し遂行するという事業責任を担っていた¹²。

<ULSI デバイス開発本部>

LSIの進展に伴い、1985年にメモリとロジックに共通的な先端技術開発を目的とした超LSI開発本部が設立されることになった。超LSI開発本部はその後、ULSI デバイス開発本部と名称を変え、1980年代末までには人数も300人程度にまで増え、半導体技術の開発・選択において大きな力を持つようになっていた。

同開発本部では、「明日の技術」開発に責任を負っており、製品事業部の意見を参考にして次期量産製品の仕様を決め、その仕様を実現するための個別技術の開発、選択を行っていた。同開発本部以外で開発された技術も含め、可能性のある様々な技術を調査し、そ

⁹ NECにおける半導体事業の歴史や開発年表は末尾記載の「付録」を参照のこと。

¹⁰ NECでは、スタッフ部門という用語に対して事業執行を担う部門をラインと呼んでいる。その中でも、事業責任(損益責任)を持つ部門を事業ラインと呼んでいる。ちなみに研究開発部門は損益責任を持たないこともあり、ラインではあっても事業ラインとは呼ぶことは少ない。そのため、本ケースで事業ラインと称した場合は、研究開発グループは含めていない。

¹¹ メモリとはデータやプログラムを記憶する半導体記憶装置。CPU(中央処理装置)が直接読み書きできるRAMやROMなど。ロジックとは、演算や命令などを行うICで、MPU、MCU、DSPなどがある。

¹² マイクロコンピュータ事業部はASIC(Application Specific Integrated Circuit: 特定用途向け集積回路)を扱っていたため、事業計画、生産計画の立案・遂行以外に、論理回路設計も担っていた。一方、汎用品であるメモリ事業部には回路設計機能はほとんど必要とされていなかった。

の中から最適な技術が選択された。その方法としては、まず同開発本部の部長レベルで次世代技術を答申し、開発本部のレビュー会に諮られ、審議の上、最終的に本部長が決定した。研究所で開発されたどんなに優れた技術でも、製品に応用するためには ULSI デバイス開発本部に認めてもらわなければならなかった。

< 半導体生産技術本部 >

「今日の技術」開発に責任を負っていたのが、半導体生産技術本部である。同本部は、地方日電で量産化するために、ULSI デバイス開発本部が構築したプロセスフローに基づいて工場を設立し、装置を購入し、人員を確保した。また、それに先立って生産計画を立て、採算面の検討を行い、採算が合わなければ工場設立や生産の決定は下さない。立場の違いもあり、ULSI デバイス開発本部が選択し、完成度を高めた技術であっても、半導体生産技術本部では認められないということもあった。

< 生産工場 >

NEC における半導体の製造は地方日電や海外工場が担っていた。NEC では円高の進行を見越して、他社に先駆けて 1970 年代よりアイルランド、マレーシア、シンガポールなどに現地生産法人の設立を進めていった。また、1980 年代の日米半導体摩擦を契機にこの流れは加速し、1985 年には米国に、1987 年にはイギリスに現地生産法人が設立された。国内においても生産体制の整備も進められ、1979 年に福井と福岡に、そして 1988 年までに熊本、関西、山口、大分、広島に「地方日電」(NEC の 100% 出資生産子会社) を設立した。

「個が生きて共に創る、個が創り共に生きる」というホロニック・マネジメント¹³のコンセプトのもと、生産工場には自主性、自律性が与えられていた。しかし、地方日電で製品技術を開発することはなかった。あくまでも、歩留まり向上やリードタイム短縮などにおける自主的な改善取り組みが中心であった。

2.2 HSG-Si 開発当時の研究開発体制

「あさっての技術」開発は、研究開発グループが責任を負っていた。

NEC では、半導体に限らず基礎的な研究は、事業グループとは別組織の研究開発グループ

¹³ 「ホロン」とは物の構造を表す概念であり、すべてのものには部分性と全体性が存在するという考え。1970 年代に哲学者アーサー・ケストラーが提唱した。

プで行われていた。半導体に関する研究開発は、もともとは宮崎台の中央研究所で行われていた。宮崎台研究所にあった基礎研究所半導体研究部¹⁴、及びマイクロエレクトロニクス研究所超高集積回路研究部¹⁵が担っていた。

1980年代後半のNECの半導体事業は、一貫生産体制の強化に向けた開発・生産体制の整備が進められ、頻繁に組織変更が行われた。まず1987年に、超高集積回路研究部が事業ラインのある相模原に移転した。同研究部は、デバイス技術開発、電気評価という応用寄りの研究を行う役割が与えられていた。超高集積回路研究部を事業ラインのある相模原に移したのは、研究者に現場を知ってもらうためであった¹⁶。というのは、当時の研究所では、研究者の立場からみて理想的な技術を開発して事業ライン側に渡していたが、当然、設備投資効率や量産可能性の観点から、そのまま採用することはできない。そこでULSIデバイス開発本部が開発し直していたのである。そのような非効率さを是正する目的から、事業ライン側の業務の進め方を理解できるようにコ・ロケーション¹⁷が用いられたのである。同研究部は、やがて事業ラインのULSIデバイス開発本部が行っていた64MbDRAM開発業務を担うまでになり、それどころか、1993年には同研究部のDRAMにかかわるほとんどの開発エンジニアが、事業ラインのULSIデバイス開発本部に一斉異動することになった。

一方、半導体研究部には材料開発、プロセス技術¹⁸開発、物理的評価という基礎寄りの研究を行う役割が与えられていた。そのため、1989年には基礎的な研究に適した環境を求

¹⁴ 辰巳徹が配属された組織である。辰巳は、シリコン材料系の研究グループに属していたため、1989年にはマイクロエレクトロニクス研究所超高集積回路研究部に属することになり、筑波には移転せずに宮崎台に留まった。その後、1991年の基礎研究所の再編でシリコンの研究部隊がマイクロエレクトロニクス研究所の管轄に入った時に、辰巳のグループも合流し、LSI基礎研究部となる。同時に、辰巳が属していたグループは宮崎台から筑波に移転した。

¹⁵ 渡辺啓仁が配属された組織である。超高集積回路研究部の多くのエンジニアは、1993年にULSIデバイス開発本部に一斉異動することになり、渡辺も同じ時期に異動したが、たまたま時期が一緒になっただけである。後述の通り、渡辺の異動は本人が志願したものであり、組織的に行なわれた一斉移動とは異なるものであった。

¹⁶ 相模原移転については、別の理由を挙げる人もいる。当時のDRAM業界では世代交代ごとにトップ企業が入り替わっていた。ある世代の競争で勝つ見込みのなくなった企業は、その世代を捨てて早期に次世代の開発に経営資源を振り向け、その一方で、勝利をした企業は次の世代の開発に経営資源を振り向けることが遅れるからである。NECは16Mbに続いて64MbDRAMでも絶対に勝利するという意気込みであったが、16MbDRAM事業で手一杯であり、64MbDRAM向けに開発要因を割けない状態であった。そこで、同研究部の研究者に協力してもらうことを目的にしたという。

¹⁷ チームの共同作業を効果的に行なうために、異なる部門のメンバーが同じ場所で作業を行なうこと。

¹⁸ 「プロセス技術」とはLSI製造において特に微細加工を行うための製造技術。すなわち、LSIの製造プロセスであるマスク製作工程、ウェハ製造工程、ウェハ処理工程（前工程）、組立工程（後工程）などに用いられる製造技術である。例えば前工程では成膜、レジスト塗布、露光、現像、エッチング、フォトリソリスト除去、素子間分離層形成、トランジスタ形成、配線形成などがある。

め、大学等¹⁹との共同研究が可能な筑波学園都市の研究所に移転した。その際、シリコン材料系の研究を担っていた一部のグループは、マイクロエレクトロニクス研究所超高集積回路研究部に属する変更がなされ、宮崎台に留まることになる。

その後、半導体研究部の上位組織である基礎研究所が分割されることになる。それはこのような背景からであった。1980年代には、最終的にはシリコンのLSIは終焉を向かえ、化合物半導体²⁰を用いたLSIがこれに取って替わると考えられていたため、同研究所では化合物半導体のLSI応用を研究する研究者が多かった。しかし、1990年代になり化合物のLSI応用は難しくシリコンLSIが永続するという考えが主流になり、研究の重点は再びシリコンへ回帰することとなった。これをきっかけに基礎研究所も再編成された。半導体研究部は1991年に化合物の研究部隊とシリコンの研究部隊に分かれ、後者は、マイクロエレクトロニクス研究所の管轄に入り、先に超高集積回路研究部に移ったグループとも合流し、名称をLSI基礎研究部とした。

後述することになるが、結果的に半導体研究部のシリコン材料系の研究グループが、超高集積回路研究部と同じ管理体に入ったことが、HSG-Siの発見や、開発促進につながることとなった。

¹⁹ 筑波大学や電子技術総合研究所、科学技術庁金属材料研究所など。

²⁰ シリコン半導体がシリコン(Si)という種類の元素を材料にしているのに対し、複数の元素を材料にしている半導体のことを化合物半導体という。半導体(電気を通しやすい「導体」と電気を通さない「絶縁体」との中間の性質を持つ物質)になるには最外殻電子が4個である必要がある。シリコン(Si)は元素周期律表のⅣ族元素であり最外殻には4個の電子が存在する。化合物半導体は、最外殻電子が3個のⅢ族元素(Ga:ガリウム、Ge:ゲルマニウム、In:インジウムなど)と、最外殻電子が5個のⅤ族元素(P:リン、As:ヒ素)を混ぜ合わせて平均電荷数4個の結晶(GaAs:ガリウムヒ素、InP:リン化インジウムなど)にしたものである。

3. NECにおけるHSG-Siキャパシタの研究開発と実用化

NECにおけるHSG-Siキャパシタの研究開発の過程は、大きく3つの時期に分けられる。第1期の「基礎研究段階」ではHSG-Siが形成される成膜温度領域を発見し、キャパシタへの応用を実証した。また、形成メカニズムも解明した。第2期の「フィーシビリティ確認段階」では、グレイン制御技術の開発、HSG-Si形成装置の基礎技術を開発するとともに、DRAM適用及び高品質化のための問題点抽出と課題解決を行った。そして、第3期の「量産化・歩留まり向上段階」では再現性に優れた量産技術を開発し、DRAM製品への適用を達成した。以下、それぞれの期における取り組みを述べる²¹。

3.2 第1期：基礎研究段階（1989～1992）

● HSG-Siの発見とキャパシタへの応用の試み

NEC相模原研究所にあるマイクロエレクトロニクス研究所超高集積回路研究部の容量開発グループで、キャパシタ技術を担当していた渡辺啓仁は、1989年、次世代(64Mb)DRAMキャパシタの信頼性向上のために電極の製法や容量絶縁膜²²の研究を行っていた²³。その過程で、LPCVD(減圧気相成長法)²⁴によってSi膜を形成しようとする、限られた温度領域で半球状グレインをもったポリSiが形成されることを偶然に発見した。成膜温度が低い場合はSi膜は非晶質のままであるが、温度が上昇すると多結晶になる。そして、非晶質から多結晶に遷移する極めて狭い温度範囲で表面形状は大きく変化し、表面に半球状グレインが形成されるのである(図3)。

当時の超高集積回路研究部における関心領域はキャパシタの信頼性向上であり、容量増加は最優先課題ではなかった。しかしながら、だれもが容量増加の必要性は感じていた。そのため、渡辺は半球状グレインを見た瞬間、容量増加に応用することをひらめいたという²⁵。また、この現象を見てキャパシタへの応用を確信することができたのは、絶縁膜の

²¹ この間の主要な出来事と、開発の中心になった二人の技術者の活動の年表を表1に示す。

²² スタックやトレンチのコーナーがある形状に、均一な絶縁膜を形成するために、被覆性の良い酸化膜、窒化膜、絶縁膜の開発を担当していた。

²³ この研究は渡辺1人で行っていた。渡辺は1987年入社であり、当時は役職はなかった。主任になったのは1992年である。

²⁴ 「CVD(Chemical Vapor Deposition)」とは、気相での化学反応を用いてウェハ上に薄膜を成長させる方法。ウェハの入った反応容器内に原料となるガスを流し、反応エネルギーを与えて反応生成物を堆積させる。例えば、Siを堆積させるには、水素含有ガス(SiH₄)を流し、ウェハにSiを堆積させて2H₂を排気する。

²⁵ 当時、凹凸を付けることで表面積を増加するという検討は僅かではあったが存在していた。しかし、

研究を行っていた渡辺だからだったということができる。というのは、当時、渡辺はスタックやトレンチといった三次元構造電極に均一な膜厚の窒化膜で覆う成膜技術の研究を行っていた。そのような研究を行っていない人であれば、不規則に生じた凹凸を見ても単なる異常成長としか思わなかつただろうが、渡辺は窒化膜の均一成膜技術と組み合わせることで、凹凸表面にも窒化膜を均一に形成することができると確信できたのである²⁶。

渡辺はHSG-Siとしてキャパシタ電極への応用を試み、蓄電容量の増加が確認された。これによって、凹凸をもったポリSiを用いて表面積を増大させ、容量を確保するというコンセプトは確立され、1990年のSSDM学会でこの研究成果²⁷を報告した。

しかしながら、この方法にはいくつかの欠点が存在していた。例えば、成長温度を厳密に制御することは困難なことであった。また、HSG-Siが形成される範囲にも問題があった。構造によっては側壁にHSG-Siを形成することができないため、凹凸をつけることができる領域が限定されてしまうのである。

● 清浄アモルファスSi表面におけるHSG-Si形成の発見

LPCVD法による欠点の解決方法は、全くの偶然からもたらされることになった。

マイクロエレクトロニクス研究所超高集積回路研究部²⁸(宮崎台分室)で材料開発を担当していた辰巳徹は、1989年、次世代バイポーラ・トランジスタ向けのSOI²⁹基板を開発するために、Si-MBE (Silicon molecular beam epitaxy : Si分子線成長法)³⁰による結晶成長を行っていた³¹。その研究の過程で、非結晶Si膜の表面を清浄するために自然酸化膜の無いアモルファスSiを高真空中でアニール³²すると、表面のポリSi粒がマッシュルーム形状に成長してしまい、凸凹が生じてしまった。辰巳にとっては、その研究結果は失敗以外の何物で

その形状は剣山型であり、強度が弱く、表面積増加効果は少なかった。

²⁶ 膜厚が厚くなってしまいが、表面積が大幅に増加するため、また膜圧が厚くなると信頼性が高まることが分かっていたので少しぐらい膜圧が厚くなくても問題ないと考えたという。

²⁷ H. Watanabe, N. Aoto, S. Adachi, T. Ishijima, E. Ikawa, and K. Terada, "A New Stacked Capacitor Structure Using Hemispherical-Grain(HSG) Poly-Silicon Electrode", International Conf. on Solid State Devices & Materials 1990 (Sendai). SSDM-90 pp. 873-876

²⁸ 凹凸を発見した時点では、辰巳は宮崎台研究所にとどまっていた。1989年の第一次移転で大多数(化合物半導体の研究部隊)は筑波研究所に移ったが、辰巳をはじめとするシリコンの研究部隊6名だけは一時的に超高集積回路研究部に属し、宮崎台で研究を続けていた。辰巳らが移転したのは1991年である。

²⁹ 「SOI (Silicon on Insulator)」とは、絶縁膜上に形成した単結晶シリコンを基板とした半導体のこと。

³⁰ 「分子線結晶法」とは真空中で蒸発させた分子状材料から結晶を成長させる方法。

³¹ この研究は辰巳1人で行っていた。辰巳は1985年入社であり、当時の役職は主任であった。

³² 「アニール」とは、電気炉や電子ビームなどの加熱源により、試料の熱処理を行うこと。もともと金属加工学で用いられる焼鈍のことで、半導体の不純物の添加、活性化に用いられる熱処理のことをいう。

もなかった。しかし、同年の月報会でその研究結果の有益性に気づくことになる。

月報会とは、宮崎台と相模原の超高集積回路研究部が合同で毎月行われていた研究成果報告会であり、両地区の交流を深めるために開催されていた。というのは、両グループは同じマイクロエレクトロニクス研究所という管理体に属しているものの、連携がうまくいっていなかったからである。立地的に離れていることや、少し前までは管理体が異なっていたという理由もあるが、事業ラインからの受託研究が中心の相模原と、探索的な研究が中心の宮崎台では温度差があったこともある。

その月報会で、渡辺が行ったLPCVDによるポリSi形成の研究結果発表を聞いた辰巳は、自分の研究過程で生じた現象と似ていることに気づいた。しかも、辰巳の研究結果は渡辺のものとは異なり、凹凸は上部だけではなく側壁にも形成されていたため、キャパシタ容量向上にはより効果的であった。それを知った渡辺は、その場で辰巳に共同研究を提案した。辰巳にはこれまで手がけていた研究テーマがあったものの、辰巳と渡辺の共通の上司であった超高集積回路研究部長の小川正毅の判断もあり、この申し入れが部として認められ、辰巳は従来の研究テーマと、キャパシタ容量増加のための研究の両方を行うことになった。辰巳の従来の研究対象であったバイポーラ・トランジスタ³³は、消費電力が大きいためにCMOSへの転換が進んでいたことも結果的に幸いした³⁴。

● HSG-Si 形成メカニズムの解明

辰巳はHSG-Siの形成メカニズムを理解するため、同じ基礎研究部の評価グループに属していた酒井朗の協力をあおいだ。電子顕微鏡の専門家であり、結晶工学の知識も豊富であった酒井に、表面の凹凸をTEM³⁵で見てもらったのである。すると酒井はその現象に興味を持ち、表面のポリSi粒がマッシュルーム形状に成長するメカニズムを詳しく調べはじめ

³³ LSIは、その構造からMOS型とバイポーラ型に分かれる。MOS型は基板表面を流れる電流を制御して動作させるのに対し、バイポーラ型は結晶内部を流れる電流を制御させて動作させる。バイポーラ型は、出力電流が大きく多くのデバイスを接続しやすいことや、高速動作に優れているというメリットがある。しかし、消費電力が大きいというデメリットがある。さらには、消費電力が大きいのために発熱量が多くなり、MOS型ほど集積度を高めることはできない。一方、MOSとはMetal-Oxide Semiconductorの略であり、金属と酸化物、半導体という3種類の物質を重ね合わせた構造を持つ素子である。CMOSとはComplementary Metal-Oxide Semiconductorの略で、相補型金属酸化膜半導体のこと。定常状態では回路に電流がほとんど流れないため消費電力を抑えられる。そのため、現在のLSIの多くはCMOSプロセスで製造されている。しかし、高速に動作させるとバイポーラ型と変わらない消費電力となる。

³⁴ バイポーラ・トランジスタの受託研究が減少したため、辰巳はバイポーラ・トランジスタの研究で培ったシリコン結晶成長技術をMOS型のLSIに応用することを考えていた。

³⁵ 透過型電子顕微鏡 (Transmission Electron Microscope)。電子顕微鏡の一種であり、観察対象に電子線をあて、それを透過してきた電子を拡大して観察する。

た。その結果、自然酸化膜のない清浄な表面では、Si原子のマイグレーション³⁶が特に大きいいため結晶化の際に大きな質量移動が起こり、ポリSiの核形成が起こるというメカニズムを解明した(図6)。この解明によって、LPCVDとSi-MBEにおける2つの現象は同一の現象であることが確かめられ、両方の方法でキャパシタ容量増加が追及されることになった³⁷。

また、原子レベルでメカニズムを解明したことが、その後の様々な問題解決に役立つことになった。

- 工場での製造を可能とするためのフッ酸による前処理方法の開発

しかしながら、課題は残っていた。高真空内でアモルファスSiを堆積し、そのまま加熱することは実験装置では可能であるが、工場で製造する場合は一度大気中に出さなければならない。しかし、一度大気に出してしまうとアニールしても表面に凹凸は形成されなくなってしまうのである。これは、アモルファスSi表面に自然酸化膜が形成されてしまい、表面のマイグレーションが阻害されてしまうからである。従って、アニール前に自然酸化膜を除去する処理を行なう必要がある。

この前処理に、辰巳はHF(フッ酸)の使用を試みた。というのは、HFを用いれば表面の酸化膜をとることができ、再びSi原子の表面マイグレーションを活性化できると考えたからである。実際にTEMにて観察したところ、HF処理しなかったものは表面に凹凸構造は見られなかったが、HF処理したものは凹凸構造が形成されていることが確認された³⁸。

この方法でHSG-Siを形成した場合の電極と単純スタック電極と容量を比較したところ、HSG-Siキャパシタが1.8倍となった。こうして、LPCVDの欠点を補うための開発ターゲットが決定した。

月報会以前はほとんど交流がなかった2人であったが、ターゲットが決まってからというものは、辰巳がいる筑波研究所と、渡辺のいる相模原研究所の間でウェハが行き来することになった。相模原の渡辺から筑波の辰巳にウェハが送られ、辰巳は堆積させたSiの表

³⁶ 「マイグレーション」とは、外部からのエネルギーにより原子が移動する現象のこと。

³⁷ LPCVDはほぼ完成されていたので、その後の開発工数の9割以上はSi-MBEの研究に費やされることになった。

³⁸ 渡辺、辰巳、酒井らによる本研究成果は以下の学会で発表されている。H. Watanabe, T. Tatsumi, T. Niino, A. Sakai, S. Adachi, N. Aoto, K. Koyama, and T. Kikkawa, International Conf. on Solid State Devices & Materials 1991 (Yokohama). SSDM-91 pp. 422-424, "An Advanced Fabrication Technology of Hemispherical Grained (HSG) Poly-Si for High Capacitance Storage Electrodes"

面に凹凸をつけて相模原に送り返す。渡辺はそのウェハでキャパシタを形成³⁹し、評価をする。多い時で1ヶ月に100枚のウェハが行き来したという。しかし、依然として形成プロセスが安定せず、実験するたびに、表面積の増加率が異なっていた。

● プロセスの再現性のための核付け方法の開発

HSG-Siの形成を制御することは容易ではなく、プロセスの再現性に問題があった。また、不純物をドーブしても形状の変わらない表面凹凸を有するキャパシタを形成することも困難を要していた。

キャパシタの容量を効率良く増加させるためには、不純物をあらかじめ含んだリンドーブアモルファスSi(DOPOS)の表面上に、HSG-Siの粒径を制御して形成しなければならない。しかし、DOPOS電極に高真空アニールを適用した場合、表面よりも基板界面での結晶化温度が低いために、HSG-Si形成前に膜が結晶化してしまい、HSG-Siの形成が妨げられてしまう。そのため、DOPOS膜の結晶化温度以下で核形成を実現する方法を検討しなければならなかった。

1991年、辰巳は、酒井が解明したメカニズムからヒントを得て、核形成と核成長のプロセスを分離することで、粒径をも制御するという核付け法を開発した。具体的に言うと、アモルファスSi上にポリSiの核を低温で付け、この核を中心としてポリSiを成長させるようにする。この方法によって、HSG-Si形成のプロセス温度を下げることができ、DOPOS上へHSG-Siを形成することが可能になった。さらには、核形成とHSG-Siの成長を個別にコントロールできるようになったことで、HSG-Siの密度を制御したり粒径を制御したりすることが容易となり⁴⁰、任意のサイズ・形状を持つキャパシタセルに対して最適なHSG-Si構造を形成することが可能となった⁴¹。

結果として、プロセスの再現性が大きく向上し、この方法は16Mビット以降の全世代のDRAMに使用されるようになった。

³⁹ キャパシタ形成は、まずキャパシタの孔パターンをフォトリソグラフィーで形成し、エッチング、レジスト除去する。そして、CVDによるポリSi形成、エッチバック、絶縁膜及びプレート成膜形成という工程を経る。

⁴⁰ この頃までに、HSGの密度は水素含有ガス(Si_2H_6 、 SiH_4)の照射時間でコントロールできることを発見していた。また、グレインサイズはアニール時間で制御できることを発見していた。酒井が解明したメカニズムを参考に、辰巳が成膜技術開発を行った成果である。

⁴¹ 本研究成果は、以下の学会で発表されている。H. Watanabe, T. Tatsumi, A. Sakai, S. Shishiguchi, T. Niino, I. Honma, T. Mizutani, and T. Kikkawa, International Conf. on Solid State Devices & Materials 1992 (Tsukuba). SSDM-92 pp. 422-424 "Hemispherical Grained Silicon (HSG-Si) Formation on in-situ Phosphorous Doped Amorphous-Si Using the Seeding Method"

3.2 第2期：フィーシビリティ確認段階（1992～1994）

1992年ごろになると、研究開発の焦点は実用化の可能性を探ることに移っていった。この時期の研究目的は、とりわけ量産化の可能性を探ることに主眼が置かれていた。キャパシタはDRAMに用いられるため、量産技術開発も重要なのである。そのために取り組んだことが生産設備の基礎技術開発である。

● 量産化のための生産設備の基礎技術開発

基礎研究段階では、枚葉型⁴²コールドウォール⁴³式のUHV-CVD（超高真空気相反応成長）装置⁴⁴を用いてHSG-Si形成プロセスの検討を行っていた。しかし、量産を考えると、その装置ではスループットが少なすぎるという欠点があった。その原因は温度管理であった。同装置はもともとエピタキシャル成長⁴⁵の研究のために導入されたものであった。そのため、厳密な温度管理が求められるHSG-Siの形成には不向きな部分もあったのである⁴⁶。そこで、渡辺が日本エー・エス・エム⁴⁷の協力を得て、大量のウェハに一括して短時間でHSG-Siを形成できるホットウォール式のバッチ式縦型UHV-CVD装置の開発に着手した。しかしながら、装置開発は困難を要した。酸素を含め、窒素、水素等による全体の圧力で 10^{-8} トール⁴⁸、酸素分圧でいうと 10^{-9} トールを温度600度で実現するホットウォール式の装置はほとんど存在しなかったからである。日本エー・エス・エムとの検討の上、1年以上のメンテナンス頻度、ウェハを絶対に汚さないこと、非常に安定な温度制御などというコンセプトを設定し、開発を進めた。その結果、スループットは枚葉式の場合の6枚/時間から、

⁴² ウェハを一定量まとめてから一括して処理する方法をバッチ式というのに対し、一枚ずつ処理する方式を枚葉式という。

⁴³ 熱CVD法は、試料の加熱の仕方によって、装置の壁までを含めて加熱するホットウォール型と、試料またはその支持台だけを加熱するコールドウォール型に分類される。

⁴⁴ 辰巳が、装置メーカーと共同で開発した。

⁴⁵ エピタキシャル成長技術は、もともと高性能バイポーラICへの応用が主な用途であったが、1995年ごろよりMOS型ULSI用の出発材料として、量産プロセスで使われるようになっている。

⁴⁶ 例えば、8インチウェハだと、ウェハの温度を基準値の ± 3 度に保たなければならないが、この装置では、 ± 10 度の範囲でしか管理できなかった。

⁴⁷ オランダに本拠地を置き、米国、香港に各拠点を持つASMインターナショナルの日本法人。渡辺は様々な装置メーカーに打診したが、技術的なハードルの高さから、協力してくれるところはなかなか見つからなかった、その中で、日本ASMだけが実現可能性を有し、かつリスクを負って、開発に協力してくれたという。

⁴⁸ Torr。圧力の単位。標準大気圧の760分の1。

25枚/時間へと大幅向上した⁴⁹(図7)。

しかし、その半面でいくつかの新たな問題も発生した。例えば、キャパシタ電極の電気のショートである。これは、加熱されたチャンバー⁵⁰壁にガスが衝突することで熱分解が促進され、キャパシタ電極以外にもSiが多量に付着したことが原因であった。そのため、核形成用ガスをSi₂H₆ガスから熱分解温度の高いSiH₄ガスに切り替えることで、ガスの熱分解を抑制し、本問題を解決した。

このような問題を一つひとつつづいていった結果、キャパシタ容量はHSG-Siを用いないものに比べて2倍程度まで拡大することができた。渡辺は、製品事業部で次世代DRAMを開発しているグループなどに、新しい装置でHSG-Siを形成したウェハを積極的に供給した。

製品の性能が検証され、基本的なプロセスが確立されると、1992年、渡辺は米国のIEDM学会で、256MbDRAMのプロセス技術の一つとしてHSG-Si技術を発表した⁵¹。学会では大きな反響を呼び、他社の様々な研究者が、質問するために渡辺が宿泊しているホテルの部屋まで押し付けてきたほどであった。しかし、肝心のお膝元のNECでは事業ライン側に評価されることはなかった。10年保証をコミットしていたNECにとっては、凹凸を持った構造では、信頼性を確保できるとは、どうしても思えなかったのである。TEMで映し出された凹凸が気持ち悪いと拒否反応を持つ人もいた。当時のNECのDRAMは、パーソナルコンピュータから汎用コンピュータまで幅広い製品に用いられ、かつ世界のシェアを誇っていた。そのDRAMに未経験の新しい固有技術を適用することは、不具合が生じた場合の影響範囲が大きすぎ、リスクが高すぎると考えられていたのである。

● ULSI 開発本部におけるキャパシタ技術の選択

学会では高い評価を得ながらも、事業ライン側から認めてもらえなかった現状を打破するために、1993年に渡辺は自ら志願してULSIデバイス開発本部に異動した。自分が開発した技術が使われなかったら、自分が働いた時間が無駄になってしまうと感じての行動であ

⁴⁹ 1992年にプロトタイプが完成し、93年から94年で様々な検証を行い、開発に成功した。渡辺はULSI開発本部に異動することになったが、この装置と共に異動した。

⁵⁰ 「チャンバー」とは、結晶成長に際して外気遮断、及び雰囲気を持するために設ける容器のこと。

⁵¹ H. Watsnabe, T. Tatsumi, S. Ohnishi, T. Hamada, and T. Kikkawa, "A New Cylindrical Capacitor Using Hemispherical Grained Si (HSG-Si) for 256 Mb DRAMs", International Electron Devices Meeting 1992 (San Francisco). IEDM-92 pp. 259-262

った⁵²。

異動先で渡辺は、インテグレーション技術者⁵³としてキャパシタ全体の開発に責任を負うという絶好の機会を得た。しかし、受け入れ側の認識不足もあり、当時の部長から「3ヶ月以内にHSG-Siの研究なんて止める」といわれたそうである。それでも技術選択の権限を持つULSIデバイス開発本部の一員となったことは、渡辺にとって好都合であった。渡辺は自らデータを取り、反対している上司と直接やりとりして、客観的事実で説得していった。

この頃になると基礎的な研究を担っていた辰巳の役割は終えつつあったが、辰巳も様々なデータを取り、渡辺を支援した。また、社外からも信頼性を証明するデータが報告されるようになった。というのは、渡辺らの学会報告にとってHSG-Siへの流れが形成され、他社が追試を行い始めたのである⁵⁴。こうして、渡辺はULSIデバイス開発本部として実証活動を行うことが認められた。これまでの研究所レベルではキャパシタの容量部分だけ試作して評価していたが、量産ラインでDRAM全体を製作して評価することができるようになったのである⁵⁵。

DRAM全体を製作できるようになったことには、大きな意味がある。DRAMの製造には数百の工程があるが、事業ライン側としては、数百の工程全てを経て問題がなかった技術しか信用することはなかった。というのは、ある工程のプロセス技術が変更されたことによって、他の工程に影響を及ぼすことがあるからである⁵⁶。渡辺はULSIデバイス開発本部

⁵² 渡辺がULSIデバイス開発本部に異動を志願したもう一つの理由として、研究者が異動しなくても良い研究開発マネジメントを模索することもあった。渡辺は、「餅は餅屋」であるため人が異動しなくても短期間で実用化されるような仕組みが必要だと考えていた。しかし、当時は具体的にどのような仕組みにすべきかをイメージすることはできなかった。そこで、自分が実用化までを一通り経験してから、その経験を仕組みづくりに活かそうと考えたのである

⁵³ 「インテグレーション」とは、個別技術を統合し、LSIのプロセスフローを最適化することをいう。主要な個別技術には、フロントエンドと呼ばれているトランジスタ技術、バックエンドである配線技術、及び実装技術などがある。さらには、その中でも様々な個別技術に分類される。例えば、トランジスタ技術は、絶縁膜技術、接合技術、分離技術などに分類される。各個別技術の開発は、それぞれの専門技術者が独立的に行い、インテグレーション技術者はそれら個別技術を統合し、LSIのプロセスフロー全体を通して目標とする性能を出す役目を担う。それゆえ、全ての個別技術に渡る広範な知見が必要になる。

⁵⁴ 渡辺が超高集積回路研究部に在籍していた当時の部長であった小川正毅が、対外的にアピールしてくれたという。

⁵⁵ とはいくものの、HSG-Siキャパシタの評価のために、量産用の製造装置や評価装置を微調整することや、通常製品の製造をストップさせてしまうことは、事業ラインに多大な迷惑をかけてしまうことになる。渡辺はできるだけ事業ラインに迷惑をかけないような計画を立てるとともに、量産装置の責任者を粘り強く説得して、実証活動を進めていったという。

⁵⁶ 藤村(2000)によれば、4Kb、16KbDRAM時代は各工程は独立されており、トータル・プロセスのパフォーマンスは各工程のパフォーマンスの集合体と考えることができたが、64KbDRAM以降は、デバイスの

に異動したことで、数百の工程すべてを貫通してウェハを流し、性能を確認する機会を得たのである⁵⁷。最終的に、数百もの工程を経ても信頼性に問題がないことを実証でき、HSG-Siキャパシタに対する周囲の見方は一変することになった⁵⁸。

● HSG-Si キャパシタ採用の意思決定

HSG-Si キャパシタの採用は、製品事業部である第一メモリ事業部からの後押しによって決定された。

ULSIデバイス開発本部でDRAMを試作していた渡辺は、意図的に様々な製品事業部にHSG-Siキャパシタの信頼性を説いて回った。渡辺が最も理解を勝ち得たかったのが、当時製品化のための技術開発の決定において最も影響力が強かった第一メモリ事業部である。渡辺は、職制上ははるかに上にあたる三宅秀治事業部長にも直接説明しに行った⁵⁹。

第一メモリ事業部としても、キャパシタ容量増加は待ったなしの課題となっていた。また、HSG-Si キャパシタの信頼性を裏付けるデータも揃っていた。1995年、三宅は1996年からHSG-Si キャパシタをDRAM製品に採用することを決断した。三宅のこの決断により、ULSI デバイス開発本部としても、HSG-Si キャパシタ技術を、キャパシタ容量向上のための中核技術として選択することを決定した。

3.3 第3期：量産化・歩留まり向上段階（1995～1996）

この段階では、各地の生産工場での量産を視野に入れ、低コスト、高歩留まり、高信頼

高密度化に伴い、前後の工程の処理条件、処理結果が影響するようになった。さらに4MbDRAMの頃になると、その相互干渉は前後の工程だけでなく、処理順序ではかなり離れた工程の影響も受けるようになったという。

⁵⁷ NECでは、インテグレーション技術者が、目的の研究を遂行するためのロットを受け持ち、生産ラインを流していた。そして、そこで得られた結果を各専門技術者にフィードバックして微修正を行い、最適化を行っていく。インテグレーション段階での評価会議は、インテグレーション技術者だけでなく、各専門技術者が加わって検討する。HSG-Siの開発当時はULSIデバイス開発本部の技術者のみが参画していた。しかし、2001年頃から事業部の技術者も参画するようになった。

⁵⁸ 当時、ULSIデバイス開発本部には、比誘電率が高い絶縁材料であるTa₂O₅を応用する可能性も検討されていた。しかし技術的な完成度が低く、また材料が変わることによる汚染リスク、一世代しか持たないことによる投資効率の低さから、採用には至らなかった。ちなみに、汚染リスクとは、半導体に用いる材料を変えた場合に想定される様々な悪影響のリスクのことである。

⁵⁹ 量産化に失敗した場合に第一メモリ事業部に与える損害を考えると、躊躇しそうになることもあったが、三宅の上司であった後藤秀人が、影ながら渡辺を応援してくれていたことも支えとなった。後藤は、量産技術開発には高いハードルがあることを認識していた。しかし、「問題が発生しそうになったら、すぐに三宅事業部長に相談すれば大丈夫だ」とアドバイスをした。そのアドバイスによって渡辺の気持ちは、かなり楽になったという。

の DRAM を量産する技術を開発ことが重要な課題であった。

- 半導体生産技術本部への異動、量産化技術確立プロジェクト結成

ULSI デバイス開発本部にて認められたものの、半導体生産技術本部に認められなければ、生産工場に展開することができない。そこで渡辺は 1995 年に半導体生産技術本部に異動することを志願した。今となっては HSG-Si 技術の実用化を望む ULSI デバイス開発本部は、渡辺を快く送り出した。半導体技術本部も、渡辺を快く受け入れた。というのは、実は、渡辺がまだ ULSI デバイス開発本部に所属していたころに、半導体生産技術本部では、別の技術を用いて表面積の増加することを検討していた。しかし、HSG-Si の方が安く、かつ信頼性が高いことが明らかになっていたのである。

そして、三宅第一メモリ事業部長の HSG-Si キャパシタ採用の意思表示を受けて、半導体生産技術本部で量産技術確立のための開発プロジェクトが結成された。

- 量産技術確立のための問題解決

しかし、そこから本当の試練が待っていた。渡辺の言葉を借りれば、「最も大変で、充実していた期間」だった。渡辺は量産技術開発に取り組み、時には月 200 時間もの残業をこなすこともあった。

《水分による HSG-Si 形成不良の解決》

先に生産設備を枚葉式からバッチ式に変更したことを述べたが、そうしたことにより、ウェハから持ち込まれる水分がキャパシタ電極表面で酸化を引き起こしてしまうという問題が発生した。バッチ方式になったことで、装置内にウェハが多量に持ち込まれ、個々のウェハから出る水分が累積したためである。この問題を解決するために、渡辺らのグループは製品ウェハが挿入されるスロット間にダミーのウェハ（石英版）を水分捕獲板として挿入した。HSG-Si 処理開始前にダミーウェハに Si 膜を堆積させることで、ウェハから脱離する水分を捕獲するようにしたのである。ダミーウェハを真空ポンプとして使うという工夫により、製品ウェハが持ち込む水分による影響を完全に排除することができた。

《不良ビット問題の解決》

ときおり、HSG-Si が形成されない不良ビットが現れることがあった。HF 処理を施した後の水洗及び乾燥処理段階に、ウェハ上にウォターマーク性欠陥が形成されたのである。この問題の引き金となっていたのは、HSG-Si 形成前の電極表面の清浄化技術であった。

HF 前処理した Si 電極は疎水性となっており、水からウェハを引き揚げる際に、表面張力の観点からウォーターマークを非常に形成しやすい状態となっていた。そこで、渡辺らのグループにいた廣田俊幸は、HF 処理後の水洗を終えた水槽の表面に Si に対して親水性の高い薬液を供給して Si ウェハを取り出す方法を採用した。この薬液を供給することで HF 処理した Si 表面に対して、表面張力を緩和できたことでウォーターマークの発生を抑制できたのである。

《容量増加率不足の問題の解決》

容量増加率の小さい製品が、ときおり現れることもあった。この現象を把握するには苦労した。精査したところ、前処理してから HSG-Si が形成されるまでに時間がかかっているウェハにこの現象が多く見られることに気づいた。原因は、HF 前処理後に、清浄化された表面にクリーンルーム中の有機物が付着したことで、アモルファス Si 表面の Si 原子の表面マイグレーションを抑制していたことであった。また、この有機物の付着には、クリーンルーム構成材から脱離して出てくるガスが影響していたことも分かった。ちょうどその当時は学会等で、クリーンルーム雰囲気がリソグラフィ工程に及ぼす影響の研究が積極的に議論されており、ケミカルフィルターの採用が対策の有力な候補とされていた。そこで、渡辺らのグループは前処理後のウェハをケミカルフィルターの下において保存する方法を試した。その後の試行錯誤の研究の結果、クリーンルームの微量不純物制御技術の開発に成功し、HF 前処理後に 1 日程度ウェハを放置したとしても再現性良く HSG が形成できるようになった。

《出来栄評価技術の開発》

量産化段階では、凹凸が再現性良く形成されていることを短時間で評価しなければならない。そこで紫外線反射率モニターを開発した。凹凸に紫外線を当て、その反射率を通常の Si 膜と比較することで出来栄を評価するというものである。この方法を導入したことによって、短時間で評価することが可能になった

このような問題解決を正確な理解に基づき実施したことで、日本各地の工場で、同一なプロセスで安定した HSG-Si 形成を可能とすることができた。

● 量産技術確立と DRAM への適用

96 年に量産化予定の 64MbDRAM に適用されることになっていた HSG-Si キャパシタで

あったが、直前になって量産用の UHV-CVD 装置の用意が間に合わないことが確定的となった。その時、渡辺の脳裏には LPCVD が浮かんだ。LPCVD は、技術的には完成に近かったが、UHV-CVD の開発を優先するために、手付かずのままになっていた手法である。LPCVD は新たな設備投資が必要ないということもあり、渡辺は、急遽 64MbDRAM には LPCVD を応用することに方針変更した。そして 96 年、LPCVD にて形成した HSG-Si キャパシタを適用した 64MbDRAM の量産化に成功した。並行して UHV-CVD の量産化技術開発も進め、翌年の 97 年には、UHV-CVD による HSG-Si キャパシタを 16 MbDRAM の微細化段階で適用することに成功した。

- 海外生産拠点での量産化

さらに渡辺は、海外でのオペレーションが最も困難だと考え、やはり自ら志願して 1997 年に NECUK に異動した。このような取り組みの結果、汎用 DRAM 及び混載 DRAM の全製品で HSG-Si 容量技術を適用した量産化を達成したのである。

4. 結び：HSG-Si キャパシタの革新の成果と背景

4.1 HSG-Si キャパシタの事業成果

ここまで見てきたように、NECにおいて中央研究所の自主研究テーマとして着手されたHSG-Si キャパシタ技術は、研究所における開発に成功し、事業ラインにおける技術選択の責任部門であるULSIデバイス開発本部に認められた。さらには量産面・採算面からの責任を持つ半導体生産技術本部の承認を得ることができ、晴れて実用化にこぎ着けることができた。その後HSG-Si技術はDRAMにおけるデファクト技術となり、2001年までには世界のDRAM製品の約7割がHSG-Siキャパシタを使用するまでになった(図8)。

HSG-Si技術は様々な事業成果をもたらした。まずはDRAMの製品力向上である。キャパシタ容量を維持しつつDRAMの集積度を高めることができるようになり、NECのDRAMの付加価値が向上することになった。また、HSG-Si技術があったことは、64MbDRAM、256MbDRAMの早期開発にもつながった。さらには、この技術の特許⁶⁰もNECに多大なメリットをもたらした。HSG-Si技術があったことで、他社とのクロスライセンス交渉を有利に進めることができるようになったのである。

HSG-Siキャパシタ技術は擬似SRAMなどDRAM以外にも使用され、2006年に最盛期を迎えた。その後はMIMキャパシタ⁶¹にその座を徐々に譲りつつある。

4.2 HSG-Si キャパシタの背景と教訓

HSG-Si キャパシタが実用化に至る過程を追っていくと、大きな成果の背後にはいくつかの重要な要因、できごとがあったことがわかる。

● 渡辺の常識外の発想

⁶⁰ HSG-Si技術の基本特許は国内では1996年から99年にかけて成立した(特許第2508948半導体装置の製造方法(辰巳・酒井)登録1996年4月16日、特許第2861343半導体装置およびその製造方法(辰巳)登録1998年12月11日、特許第2937395半導体素子(渡辺)登録1999年6月11日)。米国では1997年に成立した(US Patent 5623243(渡辺・辰巳)“SEMICONDUCTOR DEVICE HAVING POLYCRYSTALLINE SILICON LAYER WITH UNEVEN SURFACE DEFINED BY HEMISPHERICAL OR MUSHROOM LIKE SHAPE SILICON GRAIN”)。その他の関連特許を含め、現時点(2006年3月)までに日本で20件、米国で14件、韓国で10件、英国で8件、台湾で4件、ドイツ、フランスで各3件、オランダ、イタリア、中国で各1件の特許が登録された。

⁶¹ MIMとは、金属(Metal)、容量絶縁膜(Insulator)、金属(Metal)の略であり、DRAMの記憶動作を担う電極に金属(Metal)を用いるキャパシタ。電極界面の寄生容量をゼロにすることができるため、電極にシリコンを用いる従来のキャパシタに比べ、高容量化が可能。(株式会社日立製作所、エルピーダメモリ株式会社のプレスリリース2002.12.11より)

渡辺がHSG-Siを発見することになった実験は、HSG-Siの発見を意図したものではなかった。その実験の過程で偶然に凹凸を目にしたのである。しかもその凹凸は規則正しく形成されていたものではなかった⁶²。このような状態の凹凸を見て、キャパシタへの応用を思いつくという渡辺の常識外の発想がなければ、HSG-Siキャパシタの誕生はなかった。

渡辺がそのような発想ができた理由はいくつか考えられる。渡辺にとってはキャパシタ容量増加も課題であり、頭の片隅に絶えず存在していた。それゆえ、頭の中で瞬間的にキャパシタへの応用と結びついたのであろう。また、渡辺が保有する知識も影響している。キャパシタ容量増加を問題意識として持っていた人であっても、不規則な凹凸を見たら、信頼性の面からとても実用化できるとは思えなかったかもしれない。しかし、渡辺には容量絶縁膜の知識があり、この知識を活用することで表面の均一化ができると確信することができたのである。

● 辰巳の基礎研究での貢献

その不規則だった凹凸を、キャパシタに応用できるまで信頼性を高めた立役者が辰巳である。辰巳は、工場での製造を可能とするためのフッ酸による前処理方法の開発や、プロセスの再現性を高めるための核付け方法の開発といった研究を丹念に積み重ねていった。このように、基礎研究レベルで精緻に問題解決に取り組んだことが、HSG-Si キャパシタの信頼性を向上させ、事業ラインに対する説得力につながった。実は、NECでは事業部が主導で開発を進めることが多く、中央研究所の貢献が少ないと言われていた。そのような背景を考慮すると、辰巳の貢献の大きさを改めて実感できよう。

また、基礎研究レベルでの高い成果は、社外に対する大きなインパクトをもたらし、社外から、高い信頼性を証明するデータが戻ってくるというような副次的な効果ももたらした。

● 事業化促進を目的とした渡辺の積極的な行動

いくら信頼性を証明するデータが揃ったとしても、それだけで実用化されるとは限らない。実用化に至った背景には渡辺の積極的な行動があった。

まずは、渡辺の異動である。実用化の意思決定を促すために、自ら志願して技術選択の権限を有するUSLIデバイス開発本部に異動し、その部門が判断するに必要なデータととり、直接説得した。組織が違えば評価が異なるため、同じ組織にいるということ自体が、物事を前進させるために必要だということを物語っている。

⁶² 当時は周りから、「シリコンのおこし」と揶揄されたそうである。

また組織や職制の壁を越えた働きかけも欠かせなかった。渡辺が、職制上ははるかに上にあたる三宅秀治事業部長にも直接説明しに行ったことが、結果として HSG-Si キャパシタ採用の意思決定につながる事となった。

このケースは事業部が技術開発を主導してきた NEC の DRAM 事業にあって、研究所の成果が事業の成果にむすびついた数少ない例の一つであった。だが、それはエネルギーと時間を要したプロセスであり、実用化されたとはいえ 8 年もの歳月を費やさざるを得なかった。最近の半導体業界では、基礎的な研究成果をより迅速に事業で活用していくことが従来以上に大切になっている。優れた研究の成果をいかにすばやく事業の成果に結びつけていくか。HSG-Si での経験を踏まえながら、今、NEC は新たな研究開発マネジメントの構築に取り組んでいる。

付録

付録 1 NECの半導体事業⁶³

● NEC の設立と半導体への事業展開

NEC は 1899 年に、電話機などの製造販売を目的で、米国ウェスタン・エレクトリック社との合弁会社として設立された。創業当初の取扱製品は、電話機・交換機が中心であったが、1900 年頃になると、家庭用電気器具、医療機器、工業用電気機械器具など、業容を拡大していった。そして、1933 年に逓信省からの申し入れにより「無装荷ケーブル搬送通信方式」の共同開発が始まると、これをきっかけに、主要技術である無線用真空管の自社生産に踏み切るようになった。これが NEC における半導体事業のきっかけともいえる。そして 1947 年にベル研究所のショックレーがトランジスタを発明した情報が日本に伝わると、1950 年に真空管工場の研究者によってトランジスタの研究が行われるようになった。

その後、事業領域が拡大すると、NEC では 1956 年に工業部制（後の事業部制）を導入し、「有線工業部」、「電子管工業部」、「無線工業部」、「特品工業部」、「伝送工業部」が置かれた。1960 年にはトランジスタの急成長の伴い、「電子管工業部」から半導体事業が分離して「半導体工業部」が設置された。この半導体工業部は、現在の NEC エレクトロニクスデバイスの前身である。半導体工業部は、その後複数の事業部門を抱える半導体事業グループとなり、2000 年にカンパニー制が導入されると「NEC エレクトロニクス」カンパニーとして擬似的に分社化された。そして 2003 年には「NEC エレクトロニクス株式会社」として上場を果たした。

● 半導体事業の躍進

NEC がトランジスタの研究に着手したのは、日本企業の中では早い方であったが、本格的な事業化では後れをとった。なぜならば、当時の主要用途である家電製品の扱い量が少なく、社内需要が期待できなかったためである。しかし、1950 年代半ばからは、通信・工業用として半導体事業が強化されるようになり、海外技術の積極的導入も進められた。また、シリコンの方が微細加工に適しているという理由から、当時の主流材料であったゲルマニウムからシリコンを用いる方針を打ち立てた。シリコンへの転換を早期に決めたことが、後の優位性を築く基礎となったといわれている。

⁶³ 本内容の多くは、『NECの100年：情報通信のあゆみとともに』（2000.7.17、日本電気株式会社発行）による。

1960年にはIC(集積回路)の開発が開始され、国内トップメーカーとしての地位を築いた。その後、米国でICの集積度を更に高めたLSIの研究開発が行われ始めると、NECでもIC事業の推進が全社的に後押しされることになり、1969年には電卓用MOS・LSIの開発に成功した。そして1973年の石油危機で各社が投資を控える中でも半導体への投資を継続し、電卓用のLSIシェアは1974年で40%台となり、トップシェアとなった。さらには、当時は全く考えられていなかった、4キロビットDRAMの米国への輸出も成功させた。

トランジスタの発明以来、半導体の開発競争をリードしてきたのは米国であったが、1980年代になると、日本製16キロビットDRAMの世界シェアの40%を占めるようになり、日米半導体摩擦をもたらすまでになった。このような日本企業の躍進の背景には官民挙げての取り組みがあった。1976年に、NEC、富士通、日立、三菱電機、東芝など7社が出資して「超LSI技術研究組合」が設立されたのである。そして、そのうちの超LSI共同研究所は、NECの中央研究所がある宮崎台(川崎市)に置かれた。

NECは、その後のシリコンサイクルの中でも継続的な投資を続け、1985年にはNECの世界シェアは8%となり、初めて世界トップに躍り出た。そしてその後7年の間、世界の座を維持した。

付録2 NECにおける主要な半導体開発

年	製品等
1960	集積回路 (IC) の実用化研究に着手 ~ NEC 初の IC
1962	初期 IC 試作 プレーナ型シリコントランジスタ開発
1965	2 ビット MOS メモリ試作
1966	電卓用 IC の開発に着手
1968	世界初 144 ビット N チャンネル MOS メモリ開発に成功
1972	国産初 4 ビットマイコン「 μ PD700」開発 電卓用 1 チップ LSI 発表
1973	1K ビット N チャンネル DRAM「 μ PD404」開発 シングルチップ N チャンネル 4 ビットマイコン「 μ COM-4」発表
1974	8 ビットマイコン「 μ COM-8」 μ 16 ビットマイコン「 μ COM-16」を発表 4K ビット DRAM「 μ PD411」開発 低雑音増幅用 GaAs FET 世界で初めて量産化 ビデオ用 IC「 μ PC580C」開発
1977	16K ビット DRAM「 μ PD416」開発
1978	世界初 フロッピーディスクコントローラー「 μ PD765」発売
1979	シングルチップ 8 ビットマイコン「 μ COM-87 ファミリー」開発
1980	64K ビット DRAM「 μ PD4164」製品化 世界的な代表品種に 世界初 デジタル信号処理プロセッサ (DSP)「 μ PD7720」発売 グラフィックディスプレイコントローラー「 μ PD7220」製品化
1982	ハードディスクコントローラー「 μ PD7261」発売 世界初 CMOS 構造 1M ビットマスク ROM「 μ PD73100」開発に成功
1983	NEC オリジナルの 16 ビットマイコン「V20」 μ 「V30」製品化 1.3 μ m 帯光通信用レーザダイオード 世界に先駆けて商品化
1984	世界初 非ノイマン型アーキテクチャプロセッサ「 μ PD7281」発売 世界最速 64K ビット SRAM 発売
1985	256K ビット SRAM 世界で初めて開発 初の専用メモリ 256K ビット VRAM 発売 テレビ用フィールドメモリ 世界で初めて製品化
1986	4M ビット DRAM 世界で初めて開発に成功 1M ビット EPROM 世界で初めて発売 国産初 32 ビットマイコン「V60」発売 BiCMOS ゲートアレイ製品化

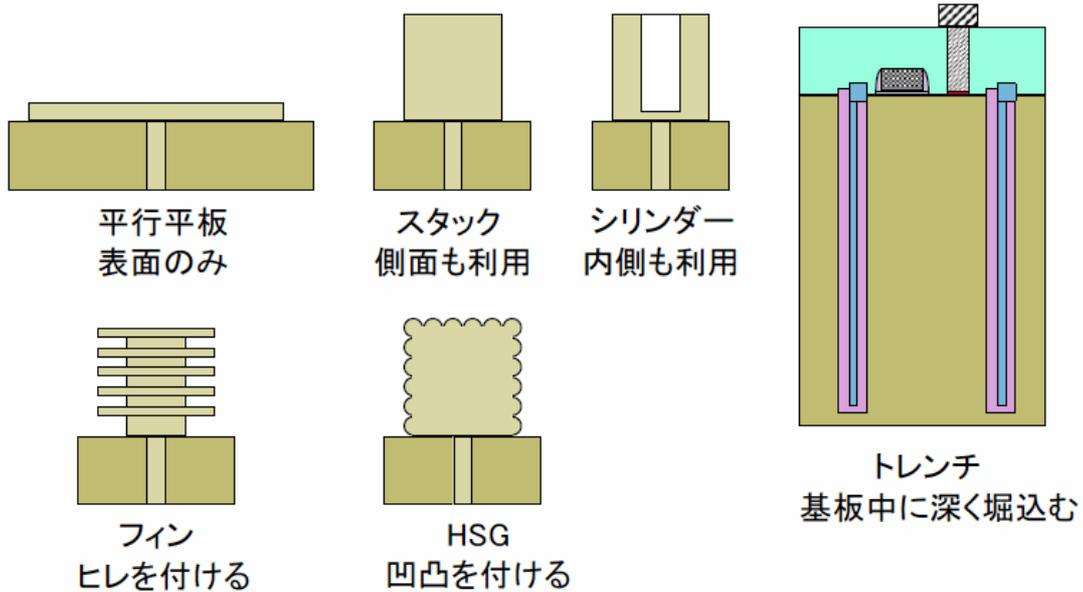
1988	4M ビット EPROM 世界で初めて発売
1989	16M ビット DRAM 発表 RISC 型 32 ビットマイコン「VR3000」(MIPS 互換)製品化
1990	世界最高速 1M ビット SRAM 発表 OA 用世界初 8 階調ディスプレイドライバ発表
1991	カラー複写機用 CCD 発売 世界初 RISC 型 64 ビットマイコン「VR4000」(MIPS 互換)製品化
1992	64M ビット DRAM 開発に成功 NEC 独自の RISC 型マイコン「V810 シリーズ」製品化
1993	256M ビット DRAM 開発に成功 64M ビットシンクロナス DRAM 世界に先駆けて発売 4M ビット VRAM 世界に先駆けて発売 デジタル携帯電話向け GaAs モノリシック IC 製品化
1994	RambusDRAM 発売 BiCMOS4M ビット SRAM 世界に先駆けて発表 ATM-LAN 用 LSI 製品化 カラー液晶用 64 階調デジタルドライバ開発
1995	1G ビット DRAM 世界に先駆けて開発 8M ビットシンクロナスグラフィック RAM 世界で初めて製品化 RISC 型 64 ビットマイコン「VR10000」(MIPS 互換)開発 世界初 0.35 μ m の CMOS ゲートアレイ 製品化
1998	ミックスドシグナル ASIC「MA-8」製品化 変調器集積レーザダイオード 実用化 32M ビットフラッシュメモリ 開発 最先端のシステム・オン・チップセットトップボックス向け LSI 製品化
1999	i-mode 携帯電話用通信 LSI 発表 世界初 MPEG2 ビデオエンコーダ 製品化
2000	世界初 SOI 技術を用いた PDP 用ディスプレイドライバ発表
2001	世界初 3G 携帯 (W-CDMA) 用通信 LSI 発表 3 次元 Y/C 分離 LSI「 μ PD64083」製品化
2003	90nm プロセス採用のセルベース IC 開発 携帯電話用 64 階調 1 チップディスプレイ・ドライバ発表
2004	DVD レコーダ向け 1 チップシステム LSI 発表 並列 CPU 搭載の携帯電話向けアプリケーションプロセッサ発表

NEC エレクトロニクスホームページより作成

図表

図1 キャパシタ容量確保の2つの方法

(表面積 S を広げる)



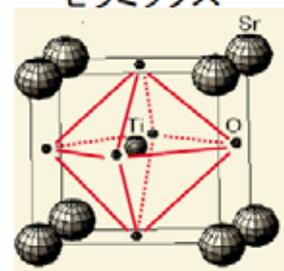
(絶縁材料を変えて、比誘電率 ϵ_r を高める)

絶縁材料	比誘電率	状態
SiO ₂	4	アモルファス
Si ₃ N ₄	8	アモルファス
Ta ₂ O ₅	数十	ポリ
BST	数百	ポリ
PLZT	1000以上	ポリ

$$C = \epsilon_r \epsilon_0 \frac{S}{d}$$

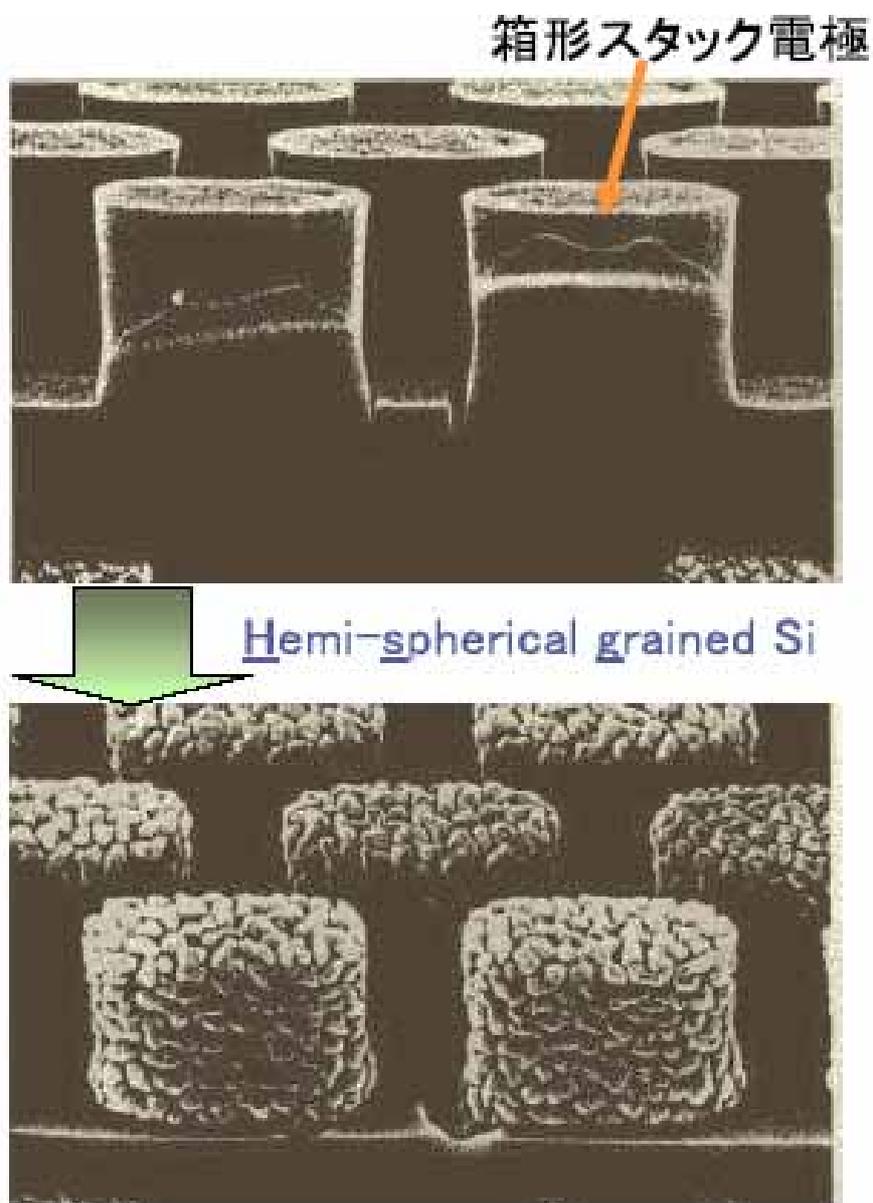
BST - BaSrTiO₃
PLZT - PbLaZrTiO₃

ペロブスカイト型
セラミックス



資料提供：NEC

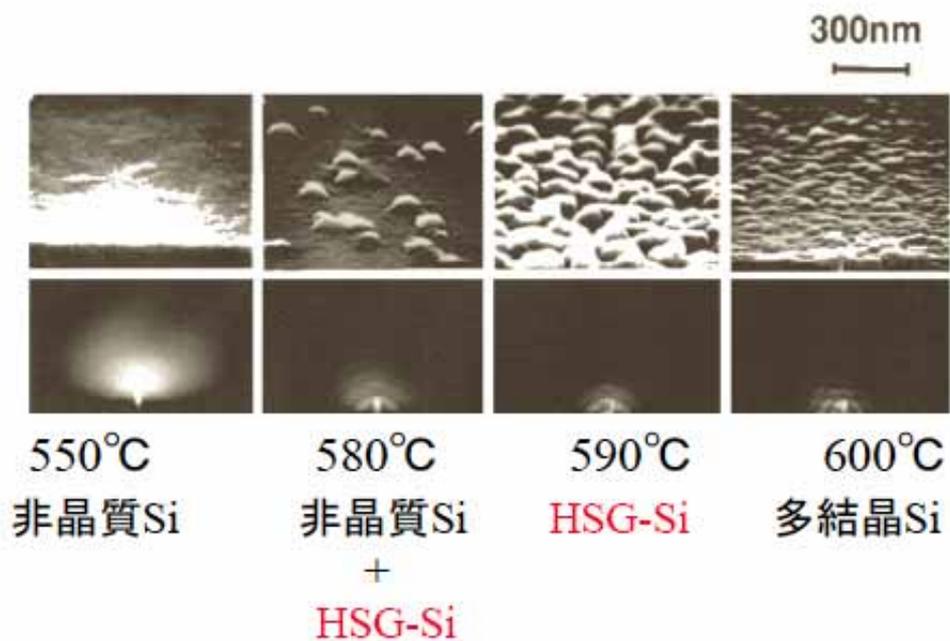
図2 HSG-Si キャパシタの写真



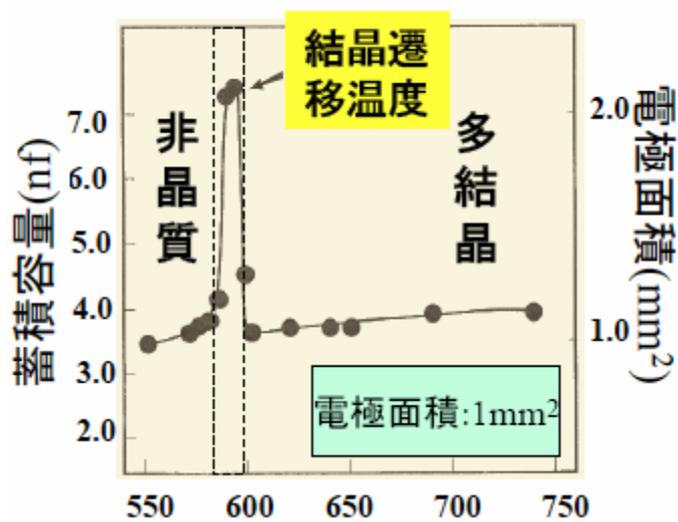
資料提供：NEC

図3 結晶成長の温度範囲

(LPCVD 法により成膜した Si 膜の表面凹凸 (RHEED 像))

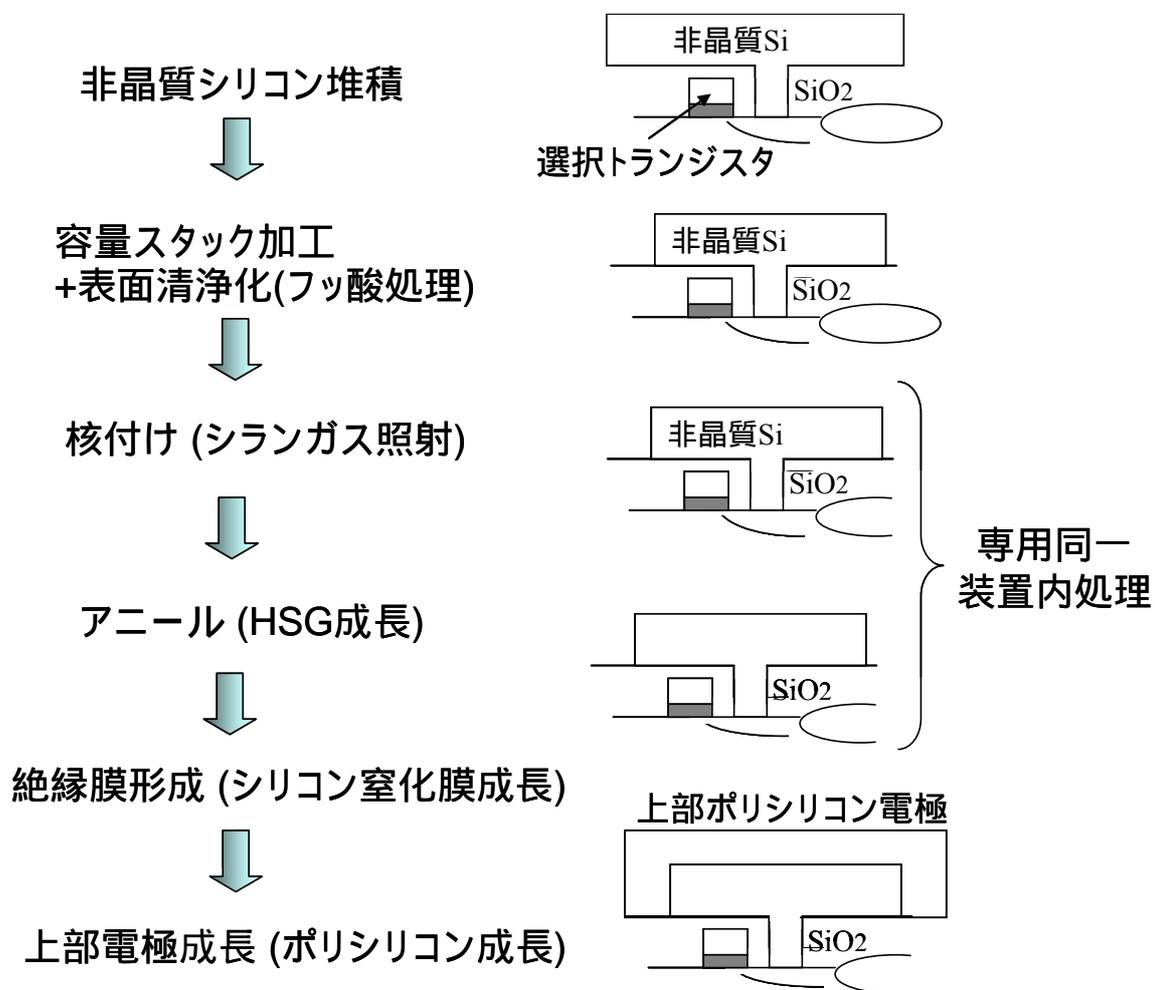


(Si 膜堆積温度と容量値 (表面積))



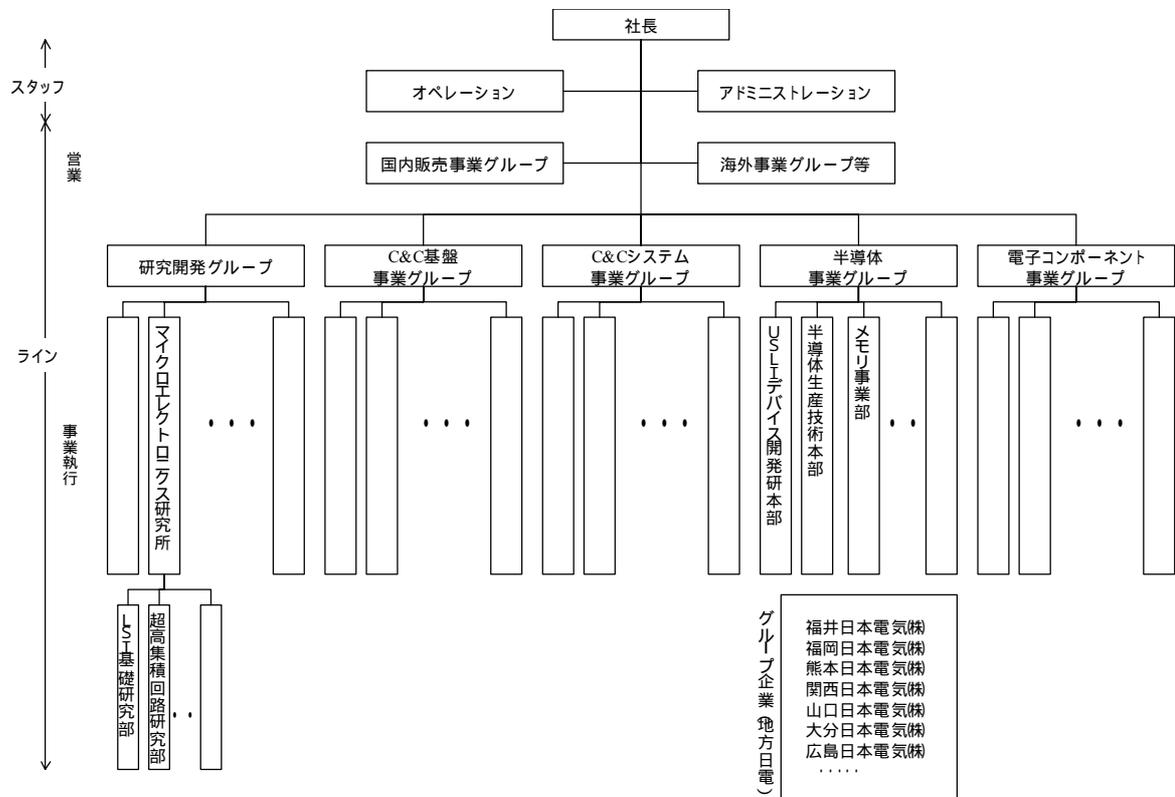
資料提供：NEC

図4 HSG-Si キャパシタの工程フロー



資料提供：NEC

図 5 1990 年代前半の NEC の組織体制



インタビュー、及び日本電気株式会社 (2000) を基に作成

表 1 年表

	NEC における出来事	DRAM 業界の出来事
1982		・国別 DRAM 世界シェアで、日本が米国を逆転
1983	・辰巳が NEC 入社。宮崎台研究所、基礎研究所半導体研究部に配属。	・サムスンが DRAM 市場に参入
1984		
1985		・Intel が DRAM 事業から撤退。 ・NEC が DRAM 世界シェア 1 位に。
1986		・DRAM 市場で日本企業が世界シェアの 75% 以上を支配。 ・日米半導体協定締結。
1987	・渡辺が NEC 入社。宮崎台研究所、マイクロエレクトロニクス研究所超高集積回路研究部に配属。 ・渡辺所属の超高集積回路研究部は相模原に移転。	
1988		
1989	・渡辺が LPCVD (減圧気相成長法) によって Si 膜を形成するときに、半球状グレインが生じる現象を発見。 ・辰巳が、Si-MBE による結晶成長の過程で、アモルファス Si の表面に凹凸ができる現象を発見。 ・辰巳の属していたシリコン材料系の研究グループは、マイクロエレクトロニクス研究所超高集積回路研究部の傘下に入る。結果、辰巳と渡辺が同じ管理体に。 ・半導体研究部が筑波学園都市に一次移転。化合物研究部隊の研究者を中心に筑波に移る。辰巳は、半導体研究部所属ではなくなったため、宮崎台に留まる。 ・筑波と相模原の間での技術交流を深めるための月報会で、渡辺と辰巳が研究結果を共有。 ・渡辺と辰巳の共同研究が開始。	
1990	・渡辺が SSDM 学会で研究成果を発表。	

1991	<ul style="list-style-type: none"> ・基礎研究所が再編される。半導体研究部のシリコン研究部隊がマイクロエレクトロニクス研究所の管轄に入り、辰巳が属するグループと合流し、LSI 基礎研究部に。同時に、辰巳は宮崎台から筑波に移転。 ・辰巳が枚葉型 コールドウォール式の UHV-CVD 装置の開発。 	
1992	<ul style="list-style-type: none"> ・辰巳が核付け方法の開発し、再現性が向上。 ・渡辺がホットウォール式のバッチ式縦型 UHV-CVD 装置を開発し、スループットが大幅向上。 ・渡辺が米国 IEDM 学会で研究成果を発表。 ・酒井が TEM を用いて凹凸形成メカニズムを解明。 	<ul style="list-style-type: none"> ・DRAM 市場でサムスンが世界シェア 1 位に。 ・インテルが半導体事業の売上高ランキングで世界 1 位に。
1993	<ul style="list-style-type: none"> ・渡辺が事業ラインに異動したことで、HSG-Si 開発における辰巳の関与は少なくなる。 ・渡辺は志願して ULSI デバイス開発本部に異動。 ・超高集積回路研究部の DRAM にかかわるほとんどの開発エンジニアが、事業ラインの ULSI デバイス開発本部に一斉異動。 	<ul style="list-style-type: none"> ・日立、松下、三菱、東芝が 256Mb DRAM 学会発表。
1994		
1995	<ul style="list-style-type: none"> ・渡辺が志願して、半導体生産技術本部に異動し、生産工場へ展開する。 ・第一メモリ三宅事業部長が、1996 年から HSG-Si を採用することを決断。 ・半導体生産技術本部で、量産化技術確立のための開発プロジェクト結成。 	<ul style="list-style-type: none"> ・日立、NEC が 1G DRAM を学会発表。
1996	<ul style="list-style-type: none"> ・64MbDRAM に、LPCVD で形成した HSG-Si キャパシタの応用・量産化に成功。 	
1997	<ul style="list-style-type: none"> ・渡辺が志願して NECUK に異動し、海外展開を行う。 ・16MbDRAM の微細化段階で、Si-MBE で形成した HSG-Si キャパシタの応用・量産化に成功。 	
1998		<ul style="list-style-type: none"> ・国別 DRAM 世界シェアで韓国が日本を逆転。
1999	<ul style="list-style-type: none"> ・NEC と日立が DRAM 事業を切り出して合併企業を設立(翌年エルピーダメモリに) 	<ul style="list-style-type: none"> ・富士通が DRAM 事業から撤退。

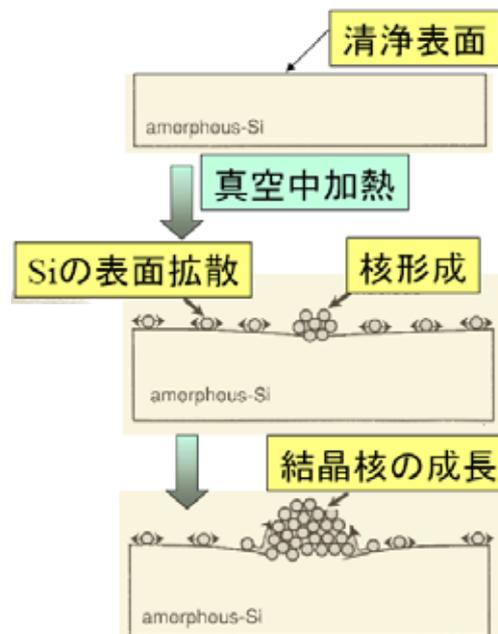
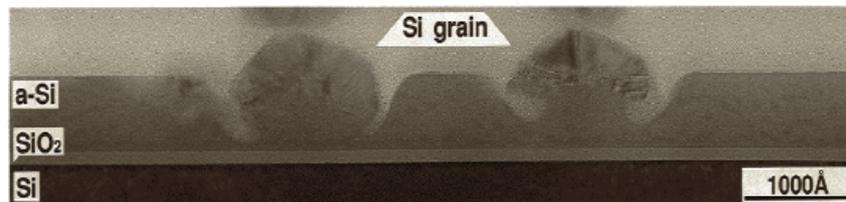
市場シェアに関するデータの出所はガードナー・データクエスト

図 6 Si-MBE による HSG-Si 成長メカニズム

a) 表面に自然酸化膜がある場合



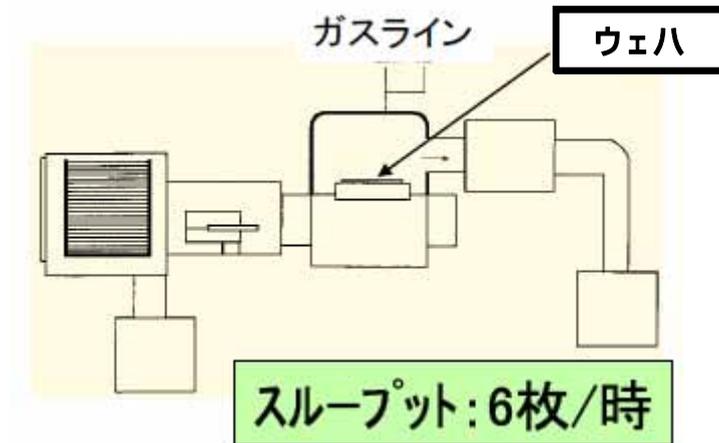
b) 表面が清浄な場合



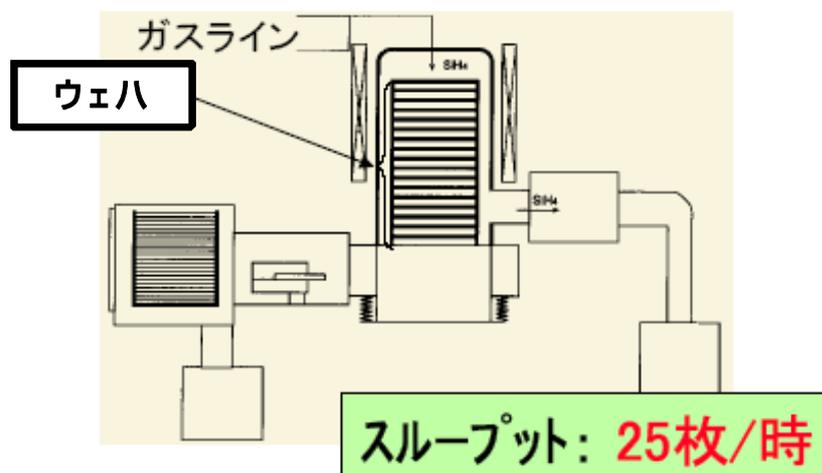
資料提供：NEC

図7 量産機の開発

(超高真空 CVD 枚葉型)



(ファーネスアニール炉バッチ式)



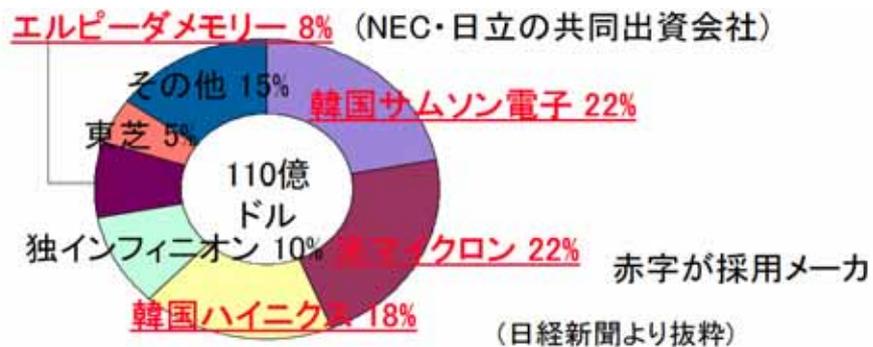
資料提供：NEC

図 8 HSG-Si キャパシタの普及状況

(主要半導体メーカーの HSG-Si キャパシタ採用動向)

	'97	'98	'99	'00	'01	'02
NEC	HSG(0.35 μ m \sim)					
マイクロン	HSG(0.35 μ m \sim)					
三星		HSG(0.3 μ m \sim)				両面 シリン ダー
日立	FIN	HSG(0.25 μ m \sim)				
三菱	シリンダー	HSG(0.25 μ m \sim)				
Hynix(現 代)	シリンダー		HSG(0.18 μ m \sim)			
富士通	FIN		HSG(0.18 μ m \sim)			
東芝	トレンチ					
インフィニオン	トレンチ					

(2001 年時点の HSG-Si キャパシタシェア(下記グラフは DRAM のシェア))



2001 年時点で HSG-Si キャパシタを採用している DRAM メーカーのシェアを足すと、70%にのぼる。

資料提供：NEC

参考文献

- 辰巳徹、渡辺啓二、酒井朗、岡村健司、三宅秀治（2003）「大河内記念賞：大容量 DRAM 用 HSG-Si キャパシタ開発と実用化」、『大河内記念賞受賞業績報告書 第 49 回（平成 14 年）』、財団法人大河内記念会
- 中馬宏之、橋本哲一（2007a）「日本はなぜ DRAM で世界に敗れたのか その敗因の根幹を検証する(1)」、『日経マイクロデバイス 2007.3
- 中馬宏之、橋本哲一（2007b）「日本はなぜ DRAM で世界に敗れたのか その敗因の根幹を検証する(2)」、『日経マイクロデバイス 2007.4
- 日本電気株式会社(1999)「大河内記念生産賞：DRAM デバイス技術の開発と実用化」、『大河内賞受賞業績報告書 第 45 回（平成 10 年）』、財団法人大河内記念会
- 日本電気株式会社発行（2000）『NEC の 100 年：情報通信のあゆみとともに』
- 半導体 LSI のできるまで編集委員会（2004）『よくわかる半導体 LSI のできるまで 改訂第 2 版』、日刊工業新聞社
- 藤村修三（2000）『半導体立国ふたたび』、日刊工業新聞社
- 山口栄一（2003）「半導体・デバイス産業」、『後藤晃・小田切宏之編『日本の産業システム 3：サイエンス型産業』NTT 出版、所収
- 植之原道行（2004）『戦略的技術経営のすすめ』、日刊工業新聞社
- 「研究開発トップが語る」、『日経エレクトロニクス 2004.1.5
- 「研究開発トップ・インタビュー：14 社の研究開発トップ、次世代支える技術開発を語る」、『日経エレクトロニクス 2006.1.2
- 「研究所の研究：NEC 編」、『日経産業新聞 2004.1.22,23,26
- その他、NEC プレスリリース、日本経済新聞、日経産業新聞

II R ケース・スタディ 一覧表 / 2004-2007

NO.	著者	タイトル	発行年月
CASE#04-01	坂本雅明	「東芝のニッケル水素二次電池開発」	2003年2月
CASE#04-02	高梨千賀子	「富士電機リテイルシステムズ(1): 自動販売機 自動販売機業界での成功要因」	2004年3月
CASE#04-03	高梨千賀子	「富士電機リテイルシステムズ(2): 自動販売機 新たな課題への挑戦」	2004年3月
CASE#04-04	高梨千賀子	「富士電機リテイルシステムズ(3): 自動販売機 飲料自販機ビジネスの実態」	2004年3月
CASE#04-05	伊東幸子 青島矢一	「ハウス食品: 玉葱催涙因子合成酵素の発見と研究成果の事業化」	2004年3月
CASE#04-06	青島矢一	「オリンパス光学工業: デジタルカメラの事業化プロセスと業績V字回復への改革」	2004年3月
CASE#04-07	堀川裕司	「東レ・ダウコーニング・シリコン: 半導体パッケージング用フィルム状シリコン接着剤の開発」	2004年3月
CASE#04-08	田路則子	「日本開閉器工業: モノづくりから市場創造へ「インテリジェントスイッチ」」	2004年3月
CASE#04-09	高永才	「京セラ: 温度補償水晶発振器市場における競争優位」	2004年3月
CASE#04-10	坂本雅明	「二次電池業界: 有望市場をめぐる三洋、松下、東芝、ソニーの争い」	2004年3月
CASE#04-11	三木朋乃	「前田建設工業: パルコニー手摺一体型ソーラー利用集合住宅換気空調システムの商品化」	2004年3月
CASE#04-12	尹諒重 武石彰	「東洋製罐: タルク缶の開発」	2004年3月
CASE#04-13	藤原雅俊 武石彰	「花王: 酵素入りコンパクト洗剤「アタック」の開発」	2004年10月
CASE#04-14	軽部大 井森美穂	「オリンパス: 超音波内視鏡の構想・開発・事業化」	2004年10月
CASE#04-15	軽部大 小林敦	「三菱電機: ポキポキモータ 新型鉄心構造と高速高密度巻線による高性能モーター製造法の開発」	2004年11月

CASE#05-01	青島矢一 宮本圭介	「テルモ(1): 組織風土の改革プロセス」	2005年2月
CASE#05-02	青島矢一 宮本圭介	「テルモ(2): カテーテル事業の躍進と今後の課題」	2005年2月
CASE#05-03	青島矢一 河西壮夫	「東レ(1): 東レ炭素繊維複合材料“トレカ”の技術開発」	2005年2月
CASE#05-04	青島矢一 河西壮夫	「東レ(2): 東レ炭素繊維複合材料“トレカ”の事業戦略」	2005年2月
CASE#05-05	兒玉公一郎	「ヤマハ(1): 電子音源に関する技術蓄積」	2005年2月
CASE#05-06	兒玉公一郎	「ヤマハ(2): 携帯電話着信メロディ・ビジネスの技術開発、ビジネスモデル構築」	2005年2月
CASE#05-07	坂本雅明	「二次電池業界(改訂): 技術変革期における新規企業と既存企業の攻防」	2005年2月
CASE#05-08	高永才	「京セラ(改訂): 温度補償水晶発振器市場における競争優位」	2005年2月
CASE#05-10	坂本雅明	「東北パイオニア: 有機ELの開発と事業化」	2005年3月
CASE#05-11	名藤大樹	「ハイビジョンプラズマディスプレイの実用化 プラズマディスプレイ開発協議会の活動を中心に」	2005年7月
CASE#05-12	武石彰 金山維史 水野達哉	「セイコーエプソン: 自動巻きクォーツ・ウォッチの開発」	2005年7月
CASE#05-13	北澤謙 井上匡史 青島矢一	「トレセンティテクノロジーによる新半導体生産システムの開発 300mm ウェハ対応新半導体生産システムの開発と実用化」	2005年10月
CASE#06-01	武石彰 高永才 古川健一 神津英明	「松下電子工業・電子総合研究所: 移動体通信端末用 GaAs パワーモジュールの開発」	2006年3月
CASE#06-02	平野創 軽部大	「川崎製鉄・川鉄マシナリー・山九: 革新的な大型高炉改修技術による超短期改修の実現 大ブロックリング工法の開発」	2006年8月

CASE#07-01	武石彰 宮原諄二 三木朋乃	「富士写真フィルム： デジタル式 X 線画像診断システムの開発」	2007 年 7 月
CASE#07-02	青島矢一 鈴木修	「ソニー： フェリカ(A):事業の立ち上げと技術課題の克服」	2007 年 7 月
CASE#07-03	青島矢一 鈴木修	「ソニー： フェリカ(B):事業モデルの開発」	2007 年 7 月
CASE#07-04	武石彰 伊藤誠悟	「東芝： 自動車エンジン制御用マイコンの開発」	2007 年 8 月
CASE#07-05	青島矢一 朱晋偉 呉淑儀	「無錫小天鵝株式会社： 中国家電企業の成長と落とし穴」	2007 年 8 月
CASE#07-06	青島矢一	「株式会社日立製作所： LSI オンチップ配線直接形成システムの開発」	2007 年 9 月
CASE#07-07	坂本雅明	「NEC： 大容量 DRAM 用 HSG-Si キャパシタの開発と実用化」	2007 年 9 月